

УДК 004.2 (045)

І.А. Жуков, д-р техн. наук
В.О. Гуменюк, канд. техн. наук

АПАРАТНА ОРГАНІЗАЦІЯ ВИСОКОПРОДУКТИВНИХ ПАРАЛЕЛЬНИХ ОБЧИСЛЕНЬ ПІД ЧАС АНАЛІЗУ МАТЕМАТИЧНИХ МОДЕЛЕЙ ПОТОКІВ ПОВІТРЯНИХ СУДЕН

НАУ, кафедра обчислювальної техніки, e-mail: iit@nau.edu.ua

Обґрунтовано необхідність підвищення продуктивності обчислювальних засобів в процесі розв'язання ряду важливих завдань керування повітряним рухом. Проведено порівняльний аналіз різних типів комутаційного обладнання. Запропоновано спосіб відновлення функціональної повноти матричного суматора під час подання інформації нероздільними кодами.

Вступ

У результаті вдосконалювання багатопроекторних обчислювальних систем відбувається ускладнення й збільшення кількості завдань в галузях, що використовують високопродуктивну обчислювальну техніку. Ефективне рішення фундаментальних і прикладних проблем, об'єднаних поняттям «Grand challenges», можливе тільки з використанням надпотужних обчислювальних ресурсів. Це коло проблем включає й транспортні завдання, зокрема, пов'язані з керуванням повітряним рухом.

Постановка проблеми

Як відомо, математичні моделі потоків повітряних суден (ПС) на трасах й у зоні аеродрому істотно розрізняються за своїми властивостями і структурою.

У більшості випадків математичні моделі на трасах будуються на основі статистичних методів і мають досить спрощений опис. У зоні підходу при прогнозуванні місця розташування ПС і з метою виявлення конфліктних ситуацій і при оцінці точності літаководіння потрібний більш детальний опис повітряного руху.

Макроскопічна модель повітряного руху є сукупність рівнянь руху окремих ПС разом з рівняннями зв'язку між ними, що описують рух потоку ПС.

Плоский рух ПС на трасах щодо фіксованої системи координат XOY описується найбільш простими рівняннями [1]:

$$\begin{aligned} \dot{x} &= V \cos \Psi + W \cos \Psi_w; \\ \dot{y} &= V \sin \Psi + W \sin \Psi_w; \end{aligned} \quad (1)$$

$$\dot{\Psi} = \frac{g}{v} \operatorname{tg} \gamma,$$

де V – швидкість руху ПС; Ψ – кут курсу; W – швидкість вітру; Ψ_w – кут вітру; g – прискорення вільного падіння; v – кут крену, на який накладають обмеження $|\gamma| \leq \gamma_{\max}$.

У зоні підходу істотно змінюються висота й швидкість польоту, тому система рівнянь (1) доповнюється [1]:

$$\begin{aligned} \dot{x} &= V \cos \theta \cos \Psi + W \cos \Psi_w; \\ \dot{y} &= V \cos \theta \sin \Psi + W \sin \Psi_w; \\ \dot{H} &= V \sin \theta; \\ \dot{V} &= a_x; \\ \dot{\Psi} &= \frac{g}{v} \operatorname{tg} \gamma, \end{aligned} \quad (2)$$

де θ – кут нахилу траєкторії; a_x – поздовжнє прискорення ПС.

Вектор керування в цьому випадку складається з трьох компонентів.

За відсутності відповідних високопродуктивних обчислювальних засобів системи рівнянь (1) і (2) не можуть бути застосовані під час розв'язання ряду важливих завдань керування повітряним рухом [2]:

- моделювання процесів керування повітряним рухом у реальному масштабі часу;
- точного прогнозування конфліктних ситуацій й оцінки параметрів траєкторій руху ПС;
- обґрунтуванні норм ешелонування;
- аналізу впливів атмосферних збурювань на точність літаководіння.

У всіх цих завданнях рівняння повинні відбивати основні динамічні характеристики ПС і пілотажно-навігаційних комплексів.

Тому актуальним є створення високопродуктивної паралельної обчислювальної системи, що відповідає високому рівню вимог до достовірності результатів обчислень.

Аналіз досліджень

Однією з головних характеристик паралельних систем є прискорення R паралельної системи, що визначається виразом:

$$R = T_1 / T_n, \quad (3)$$

де T_1 – час розв'язання завдання на однопроцесорній системі; а T_n – час розв'язання того самого завдання на n -процесорній системі.

З виразом (3) пов'язаний відомий закон Амдала [3]:

$$R = Wt / (W_{\text{ск}} + W_{\text{пр}} / n) \rightarrow 1/a,$$

де W – загальна кількість операцій у завданні:

$$W = W_{\text{ск}} + W_{\text{пр}};$$

$W_{\text{ск}}$ – кількість скалярних операцій (які не розпаралелюються); $W_{\text{пр}}$ – кількість операцій, які можна виконувати паралельно;

t – час виконання однієї операції; a – питома вага скалярних операцій:

$$a = W_{\text{ск}} / W.$$

Закон Амдала визначає важливі для паралельних обчислень положення:

– прискорення залежить від потенційного паралелізму завдання (величина $1 - a$) і параметрів апаратури (кількість процесорів n);

– граничне прискорення визначається властивостями завдання.

Очевидно, що існує надзвичайно висока чутливість прискорення до зміни величини a .

Для паралельних обчислювальних систем закон Амдала відбиває втрати часу на міжпроцесорний обмін повідомленнями:

$$R_m = Wt / (W_m + W_n / n) / t + W_m r_m = 1 / [a + (1 - a) / n + W_m t_m / Wt] = 1 / [a + (1 - a) / n + m], \quad (4)$$

де W_m – кількість передач даних; t_m – час однієї передачі даних; m – коефіцієнт мережної деградації.

Ці втрати часу можуть не тільки знизити прискорення обчислень, але й навіть сповільнити обчислення порівняно з однопроцесорним варіантом. Коефіцієнт мережної деградації обчислень із виразу (4) визначає обсяг обчислень, що відповідає одній передачі даних (за витратами часу). При цьому співвідношення W_m / W визначає алгоритмічну складову коефіцієнта деградації, обумовлену властивостями алгоритму, а співвідношення t_m / t – технічну складову, що залежить від технічної швидкодії процесора й апаратури мережі. Таким чином, для підвищення швидкості обчислень необхідно впливати на обидві складові коефіцієнта деградації.

Співвідношення t_m / t визначається безліччю факторів, у т. ч. й технічними характеристиками комунікаційних середовищ та їхніх протоколів. Комунікаційні середовища обчислювальних систем складаються з адаптерів обчислювальних модулів (ОМ) і комутаторів, що забезпечують з'єднання між ними. Використовуються як прості комутатори, так і складені, що компонуються з набору простих.

Прості комутатори можуть з'єднувати лише незначну кількість ОМ через фізичні обмеження, однак забезпечують при цьому мінімальну затримку при встановленні з'єднання. Складені комутатори, що зазвичай будуються із простих у вигляді багатокаскадних схем за допомогою ліній «точка-точка», знімають обмеження на кількість з'єднань, однак збільшуються і затримки.

Використовуються прості комутатори з часовим поділом (наприклад, в системах SMP Power Challenge від SGI) та прості комутатори із просторовим поділом (наприклад, Gigaplane в сім'ї Sun Ultra Enterprise). Прості комутатори з часовим поділом називаються також шинами або шинними структурами, в яких всі пристрої підключаються до загальної інформаційної магістралі, що використовується для передачі інформації між ними.

Як відомо, шини мають ряд принципів обмежень. Можливість масштабованості шинних структур обмежується часом, затрачуваним на арбітраж, і кількістю пристроїв, підключених до шини. При цьому чим більше підключених пристроїв, тим більше час, що витрачається на арбітраж. Час арбітражу обмежує й пропускну здатність шини. Крім того, у кожен момент часу шина використовується для передачі тільки одним пристроєм, що стає вузьким місцем при збільшенні кількості підключених пристроїв. Пропускна здатність шини обмежується її шириною – кількістю провідників, що використовуються для передачі даних – і тактовою частотою її роботи. Дані величини мають фізичні обмеження.

Прості комутатори із просторовим поділом дозволяють одночасно з'єднувати будь-який вхід з будь-яким одним виходом (ординарні) або декількома виходами (неординарні). Такі комутатори являють собою сукупність мультиплексорів, кількість яких відповідає кількості виходів комутатора, при цьому кожен вхід комутатора повинен бути заведений на всі мультиплексори.

Переваги простих комутаторів із просторовим поділом (можливість одночасного контакту з усіма пристроями та мінімальна затримка) значною мірою «компенсуються» недоліками: високою складністю порядку ($n \times m$, де n – кількість входів, m – кількість виходів) та складністю забезпечення надійності. Отже, для таких комутаторів необхідно забезпечити високий рівень достовірності даних при передачі їх через комунікаційне середовище й подальшій обробці у процесі розв'язання відповідальних задач великої розмірності у реальному часі.

Підвищення відмовостійкості паралельних обчислювальних систем

У публікаціях [4–6] розглядається можливість практичного вирішення проблеми автоматичного контролю обчислювальних систем на основі подання цифрової інформації кодами « M з N », у якому N – кількість позицій (кожна з яких подана окремим тригером) у розряді числа M – кількість «одиниць» у цих позиціях (інші $N - M$ позицій містять «нулі»). Таким чином, співвідношення «нулів» і «одиниць» у межах даного коду фіксовано. Такі коди є нероздільними тому, що сигнали в розрядах кодового слова не можна розділити на інформаційні й контрольні. Основу p системи числення вибирають за умови:

$$C_n^M \geq p.$$

Аналіз властивостей таких кодів і структур відповідних обчислювальних пристроїв показує, що виконання в них функції контролю не пов'язане з додатковими часовими затримками й не знижує загальної продуктивності обчислювальної системи, на відміну від традиційного двійкового подання інформації [4; 5]. До переваг такого подання інформації можна віднести те, що кожний розряд числа може контролюватися окремо. Отже, принаймні, для операцій типу «додавання/віднімання» можливо поетапне їх виконання, із запам'ятовуванням переносів. Крім того, такий підхід має і такі переваги:

- розрядність суматора може бути скорочена відповідним чином;
- скорочена й спрощена схема переносів має більшу швидкодію.

Недоліком матричних обчислювальних пристроїв є те, що виникнення несправностей, наприклад, обрив будь-якого зв'язку в матриці елементів I , що містить більшу частину елементів пристрою, приводить до втрати функціональної повноти останнім, тобто до виходу з ладу всього пристрою. Визначимо умови, за яких можна відновити результат арифметичної операції, використовуючи апаратну надмірність пристрою, у коді « M з N », а також природну контролездатність позиційних числень.

Виявлені помилки в кодових комбінаціях операндів, що виникли в результаті самоусувних збоїв від перешкод або шумів, через зміну параметрів деталей пристроїв передачі даних, внаслідок зношування й старіння, флуктуації параметрів напруг живлення тощо, можуть бути, як відомо, усунуті під час повторного передавання інформації в операційний пристрій. Тому надалі будемо розглядати стійкі відмови, що виникли всередині операційного пристрою.

Будемо вважати ймовірність безвідмовної роботи елементів, описуваних у ДНФ (або КНФ) і включених у послідовний ланцюг з матрицею елементів I (додавання, віднімання й т.ін.), рівною одиниці. Тоді свідченням відсутності (або наявності) несправностей типу «обрив» в елементі матриці, що відповідає парі операндів, є перемикання (або збереження стану) хоча б одного такого наступного елемента в момент часу, обумовлений тактовою частотою машини.

На підставі такої залежності може бути сформований сигнал для проведення корекції однієї або обох кодових комбінацій операндів з метою наступного «обходу» елемента матриці, що відмовив:

$$u_{\text{кор}} = \bigcup_{(i)} u_i \wedge u_{\tau},$$

де u_i – вихідний сигнал матриці елементів I ; u_{τ} – тактовий сигнал ОМ, або сигнал наявності результату в інших розрядах багаторозрядного пристрою.

Зокрема, для суматора:

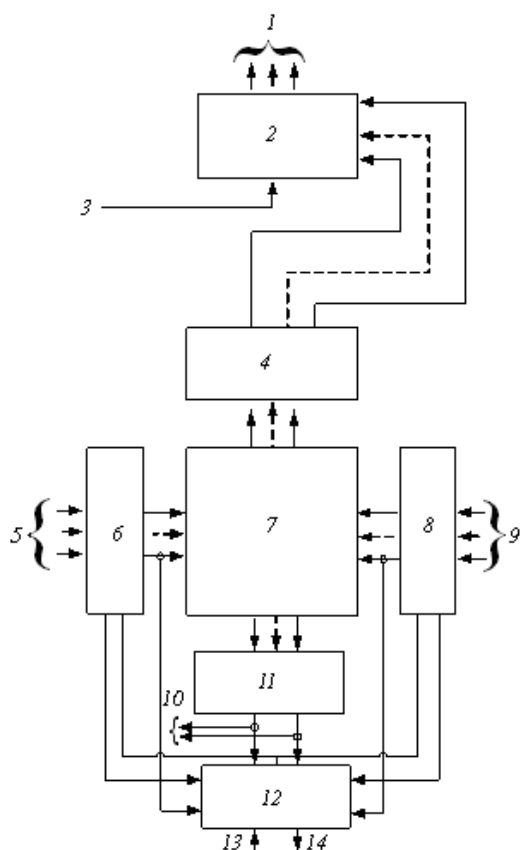
$$u_{\text{кор}} = \bigcup_{i=0}^{p-1} C_{i,1/2} \wedge u_{\tau} = \overline{\prod_{1,1/2} \wedge \prod_{0,1/2}} \wedge u_{\tau},$$

де $C_{i,1/2}, \dots, \prod_{1,1/2}, \prod_{0,1/2}$ – сигнали i -ї напівсуми, переносів 1 й 0 у старший розряд відповідно.

Корекцію кодових комбінацій операндів зведемо до подання обох (або одного з них) у коді « M з N з додаванням k одиниць», де $k = \pm 0, 1, 2, \dots, p-2$.

Оскільки частина умов виконання корекції результату операції впливає з особливостей структури пристрою в коді « M з N », обраного як базовий, при розгляді звернемося до деяких відомих суматорів. Доповнюючи суматор [7] спеціалізованими регістрами операндів і блоком керування, що формує сигнали корекції, одержуємо пристрій, блок-схема якого показана на рисунку. Такий пристрій містить: регістр 1 результату, шифратор 4 , перший 6 і другий 8 регістри операндів, матрицю 7 додавання, блок 11 переносу, блок 12 керування, вихідні шини 1 суми, вхідну шину 3 установки, вхідні шини $5, 9$ першого й другого операндів, вихідні шини 10 переносу, керуючий вхід 13 стану й вихід 14 керування інверсією.

Регістр 2 являє собою групу з N тригерів, одиничні входи яких з'єднані з першою групою входів регістра 2 , а нульові входи утворюють другу групу входів регістра 2 . Виходи тригерів утворюють групу виходів регістра 2 . Шифратор 4 являє собою групи з N багатовхідних елементів АБО, входи яких з'єднані з певними входами шифратора 4 , відповідно до обраного алфавіту. Результат операцій шифрується в коді, протилежному (за рівнями напруг) коду « M з N ». Кількість входів елементів АБО визначається за виразом $I = Mp / N$. Виходи елементів АБО є виходами шифратора 4 .



Структура матричного суматора з відновленням функціональної повноти:

1 – вихідні шини суми; 2 – регістр результату; 3 – вхідна шина установки; 4 – шифратор; 5, 9 – вхідні шини першого і другого операндів; 6, 8 – перший і другий регістри операндів; 7 – матриця додавання; 10 – вихідні шини переносу; 11 – блок переносу; 12 – блок керування; 13 – керуючий вхід стану; 14 – вихід керування інверсією

Регістри 2 й 4 являють собою групи з N тригерів, кожний з яких містить елементи І-НІ (АБО-НІ), що дозволяють йому залежно від режиму роботи пристрою виконувати функції JK -тригера (у нормальному режимі роботи), або T -тригера (в аварійному режимі роботи). Матриця 7 додавання – матриця багатовхідних елементів I . Кількість входів елемента I дорівнює $2M$. Входи елементів I з'єднані з певними входами блока відповідно до обраного алфавіту. Причому алфавіт вибирається таким чином, що кодові комбінації, які відповідають сусіднім (в алфавіті) цифрам, мають розходження тільки у двох позиціях (тобто, мінімальні розходження), а кодові комбінації, яким відповідають пари цифр, зрушені по числовій осі одна відносно одної на величину $p/2$, мають розходження у всіх позиціях. Наприклад, візьмемо алфавіт: 0 – 0011; 1 – 0101; 2 – 1001; 3 – 1100; 4 – 1010; 5 – 0110, де основа числення $p = 6$.

Шини, що поєднують виходи елементів I , які відповідають однаковим результатам операції, з'єднані з виходами матриці 7.

Блок 11 переносу являє собою групу з двох елементів АБО, p входів одного елемента АБО з'єднані з i -ми входами блока 6, де $0 \leq i \leq p-1$. Цей елемент відповідає переносу нуля, $p-1$ входів іншого елемента з'єднані з j -ми входами блока 11, де $p \leq j \leq p-2$. Цей елемент відповідає переносу одиниці. Виходи елементів АБО є виходами блока 6.

Блок 12 керування містить елемент АБО-НІ, три елементи I й елемент АБО. Перший і другий входи елемента АБО-НІ з'єднані відповідно з п'ятим і шостим входами блока 12, а вихід – з першими входами елементів I . Другі входи елементів I з'єднані сьомим входом блока 12. Третій і четвертий входи елемента I з'єднані з першим і другим входами блока 12 відповідно. Третій і четвертий входи елемента I з'єднані із третім і четвертим входами блока 12 відповідно, вихід першого елемента I є першим виходом блока, виходи другого I і третього I елементів з'єднані із входами елемента АБО, вихід якого є другим виходом блока 7.

Суматор працює в такий спосіб. Операнди в коді « M з N » надходять на інформаційні входи регістрів 6, 8. Після того, як правильні кодові комбінації надійдуть на входи матриці 7 додавання, спрацює один з елементів I цієї матриці й із його виходу сигнал результату потрапить на один із входів блока 11 переносу й один із входів шифратора 4. З одного з виходів блока 6 переносу сигнал, що відповідає «0» або «1», надходить у вихідну шину 10 пристрою і на один із входів (п'ятий або шостий) блока 12 керування. З виходів шифратора 4 сигнали, протилежні (за рівнями напруг) результату операції в коді « M з N », надійдуть на нульові входи тригерів регістра 2 результату, попередньо встановлені в «одиночний» стан. Керуючий сигнал (наприклад, сигнал, що відповідає появі результату операції в іншому молодшому розряді багаторозрядного суматора, або сигнал із пристрою керування, якщо суматор однорозрядний), що надходить на керуючий вхід 13 стану пристрою (сьомий вхід блока 12), не приводить до появи сигналів на виходах блока 12, оскільки на перших входах елементів I у цей момент відсутній роздільний сигнал. На виходах регістра 12 утвориться кодова комбінація, що відповідає результату операції в коді « M з N ».

Поява помилкових кодових комбінацій операндів з більшою, ніж визначено, кількістю «одиноць», приводить до появи на виходах елементів I матриці 7 відразу декількох сигналів, які шифруються в коді, оберненому (за рівнями напруг) до коду « M з N » шифратором 4, як результатів декількох правильних операцій, що з'явилися одночасно.

Унаслідок цього на виходах шифратора 4 з'являється кодова комбінація з більшою, ніж визначено, кількістю «одиниць». Сигнали, що відповідають «одиницям» цієї кодової комбінації, надходять на «нульові» входи відповідних тригерів (попередньо встановлених в «одичний» стан) регістра 2. На виходах цього регістра утвориться кодова комбінація з меншою, ніж визначено, кількістю «одиниць», тому помилка буде виявлена й далі не поширюватиметься.

Якщо надійдуть правильні кодові комбінації операндів, але відповідний їм елемент I матриці 5 несправний (наприклад, обрив однієї, або групи зв'язків елемента), відсутність сигналів на всіх виходах цієї матриці приведе до появи роздільного сигналу на перших входах елементів I. З першого виходу блока 7 на входах керування інверсією блоків 3 і 4 за наявності керуючого сигналу на керуючому вході стану блока 7 з'явиться сигнал, під впливом якого всі тригери блоків п. 12 переходять у протилежні стани. Якщо тригери, що відповідають нульовим позиціям кодових комбінацій першого й другого операндів, перебувають в однакових станах (надходять сигнали з виходів станів блоків 11, 12), то сигнал, що відповідає необхідності інвертувати перенос на виході 14 керування інверсією пристрою (із другого виходу блока 12). Подальша робота пристрою аналогічна роботі відомого пристрою.

Поява на виходах регістра 2 кодової комбінації з меншою, ніж визначено, кількістю «одиниць», після проведення корекції кодових комбінацій операндів (сигнал, що надходить на входи керування інверсією регістрів 6, 8, може бути виведений також у спеціальну вихідну шину пристрою за необхідності), свідчить про те, що хоча б одна з кодових комбінацій операндів містила до корекції меншу, ніж визначено, кількість «одиниць». Отже, потрібно повторити запис кодових комбінацій у регістри 6, 8, з відповідних блоків (блока) обчислювальної системи.

Позитивний ефект від упровадження такого пристрою полягає в підвищенні його надійності за рахунок того, що при виникненні несправностей у матриці додавання здійснюється корекція кодових комбінацій операндів пристрою.

Висновок

Створення високопродуктивної паралельної обчислювальної системи для розв'язання ряду важливих завдань керування повітряним рухом доцільно пов'язати із поданням цифрової інформації нероздільними кодами «M з N». Це дозволяє використати найбільш швидкодіючі типи комутаційного обладнання, підвищуючи достовірність передаваних даних. Запропонований спосіб і відповідна структура матричного суматора у коді «M з N» з відновленням функціональної повноти після відмови типу «обрив» сприяє підвищенню продуктивності обчислювальної системи.

Література

1. Унгурян С.Г., Маркович Е.Д., Волевач А.И. Анализ и моделирование систем управления воздушным движением. – М.: Транспорт, 1980. – 208 с.
2. Анодина Т.Г., Мокшанов В.И. Моделирование процессов в системе управления воздушным движением. – М.: Радио и связь, 1993. – 264 с.
3. Шпаковский Г.И. Организация параллельных ЭВМ и суперскалярных процессоров: Учеб. пособие. – Минск: БГУ, 1996. – 284 с.
4. Брюхович Е.И. О проблеме автоматического контроля в ЭВМ и контролеспособности позиционных счислений // УСИМ. – 1977. – №4. – С. 71–75.
5. Брюхович Е.И., Гуменюк В.А. Исследование достоверности результатов вычислений при представлении чисел в ЭВМ «M из N» кодом // Техническая диагностика электронных систем: Сб. науч. тр. – К.: Наук. думка, 1982. – 172 с.
6. Жуков І.А., Гуменюк В.О. Представлення двійкової інформації парафазним кодом у високопродуктивних паралельних обчислювальних системах // Вісн. НАУ. – 2005. – №1. – С. 13–18.
7. А.с. 873238 СССР, Сумматор в коде «M из N» / В.А. Гуменюк. – №1138; Оpubл. в Б.И., 1981.

Стаття надійшла до редакції 10.01.06.

И.А. Жуков, В.А. Гуменюк

Аппаратная организация высокопроизводительных параллельных вычислений при анализе математических моделей потоков воздушных судов

Обоснована необходимость повышения производительности вычислительных средств при решении ряда важных задач управления воздушным движением. Проведен сравнительный анализ разных типов коммутационного оборудования. Предложен способ восстановления функциональной полноты матричного суматора при представлении информации нераздельными кодами.

I.A. Zhukov, V.A. Gumenyuk

Hardware organization of high-performance parallel calculations when analyzing mathematical models of aircraft flow
A necessity for increasing of computing devices productivity when finding solutions for a number of important air traffic management tasks was founded. Comparative analysis of different types of switch equipment was conducted. A way to restore a functional completeness of a matrix adder while submitting information as integral codes was offered.