

DOI: 10.18372/2310-5461.47.14879

УДК 004.274

**О. О. Баркалов**, д-р техн. наук, проф.  
Зеленогурський університет, Польща  
orcid.org/0000-0002-4941-3979  
e-mail: A.Barkalov@iie.uz.zgora.pl;

**Л. О. Титаренко**, д-р техн. наук, проф.  
Зеленогурський університет, Польща  
orcid.org/0000-0001-9558-3322  
e-mail: L.Titarenko@iie.uz.zgora.pl;

**О. М. Головін**, канд. техн. наук  
Інститут кібернетики ім. В. М. Глушкова НАН України  
orcid.org/0000-0002-0279-812X  
e-mail: o.m.golovin.1@gmail.com;

**О. В. Матвієнко**  
Інститут кібернетики ім. В. М. Глушкова НАН України  
orcid.org/0000-0003-1838-1422  
e-mail: matv@online.ua;

**С. О. Сабурова** канд. техн. наук., доц.  
Харківський національний університет радіоелектроніки  
orcid.org/0000-0001-6286-1648  
e-mail: sabsvet@gmail.com

## ОПТИМІЗАЦІЯ СХЕМИ СУМЩЕНОГО АВТОМАТУ В БАЗИСІ НАНО-ПЛМ

### Вступ

На сьогодні замовні мікросхеми типу ASIC (*Application Specific Integrated Circuit*) [1–3] широко використовуються для виробництва електронних виробів. Однією з проблем, пов'язаних із цим базисом, є зменшення площі кристала, яку займає схема спроектованої цифрової системи [4]. Вирішення цієї проблеми дозволяє зменшити енергію, яку споживає схема пристрою, що особливо важливо для мобільних і автономних пристроїв [5].

### Аналіз останніх досліджень і публікацій

Як правило, при реалізації цифрових пристроїв на основі систем булевих функцій (СБФ) використовуються матричні схеми типу НАНО-ПЛМ (програмовані логічні матриці) [6; 7].

НАНО-ПЛМ являють собою перенесення ідеї ПЛМ [8] в область мікроелектроніки [7]. Оптимізація площі НАНО-ПЛМ досягається шляхом спільної мінімізації реалізованих СБФ [4].

Пристрої управління відносять до блоків цифрових систем, поведінка яких задається за допомогою СБФ [9]. Для синтезу схем пристроїв управління може бути використана модель суміщеного мікропрограмного автомата (СМПА) [10]. Це доцільно, якщо автомат формує сигнали

як ті, що тривають упродовж усього такту роботи (автомат Мура), так і ті, що формуються тільки при переходах між станами (автомат Мілі). Існує безліч методів синтезу схем СМПА у різних базисах [10–12]. Однак методи, орієнтовані на НАНО-ПЛМ, в літературі досі не розглядалися.

### Постановка завдання

Нехай СМПА заданий за допомогою граф-схеми алгоритму (ГСА)  $\Gamma$ , поміченої станами автомата Мура [9]. Стани утворюють множину  $A = \{a_1, \dots, a_M\}$ . В операторних вершинах ГСА записуються набори мікрооперацій (НМО) автомата Мура  $V_h \subseteq V = \{v_1, \dots, v_{N2}\}$ . На дугах ГСА записуються набори мікрооперацій автомата Мілі  $Y_h \subseteq Y = \{y_1, \dots, y_{N1}\}$ . Переходи між станами СМПА залежать від логічних умов (ЛУ)  $x_l \in X = \{x_1, \dots, x_L\}$ . У початковий момент часу автомат знаходиться в початковому стані  $a_1 \in A$ . Розглянемо ГСА  $\Gamma_1$  (рис. 1). Автомат, синтезований по ГСА  $\Gamma_1$ , має такі характеристики: число станів  $M = 9$ , число логічних умов  $L = 5$ , число мікрооперацій автомата Мілі  $N1 = 6$  та число мікрооперацій автомата Мура  $N2 = 5$ . Кожна дуга, яка входить в операторну вершину, визначає перехід між станами автомата [9]. У розглянутому прикладі автомат має  $H = 18$  переходів

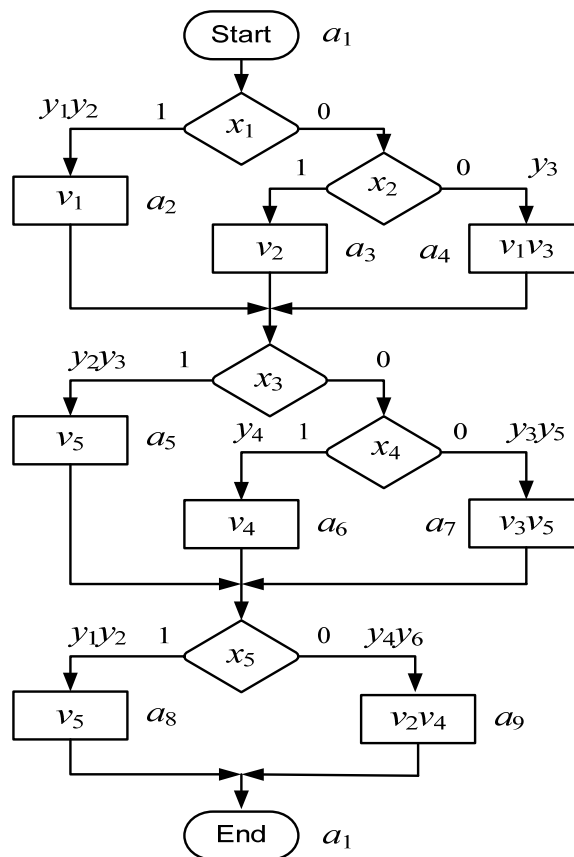


Рис. 1. Первинна ГСА  $\Gamma_1$

Для синтезу схеми СМПА необхідно закодувати стан  $a_m \in A$  двійковими кодами  $K(a_m)$  розрядності  $R$ . Параметр  $R$  може змінюватися від  $R = M$  (унітарне кодування) до

$$R = \lceil \log_2 M \rceil. \quad (1)$$

Зазвичай, для автоматів у базисі ASIC використовується максимальне кодування станів [8], яке визначається формулою (1). Для представлення кодів  $K(a_m)$  використовуються внутрішні змінні  $T_r \in T = \{T_1, \dots, T_R\}$ , які зберігаються в регістрі станів  $RG$  [13]. Зміна вмісту  $RG$  виконується під впливом функцій збудження пам'яті (ФВП)  $D_r \in \Phi = \{D_1, \dots, D_R\}$ . Зміна коду ініціюється імпульсом синхронізації  $Clock$ . Встановлення  $RG$  у нульовий стан виконується по сигналу  $Start$ , що відповідає коду  $K(a_1) = 0 \dots 0$ .

**Основна мета дослідження**

Метою даної роботи є розробка одного з методів синтезу СМПА, який дозволяє зменшити площу НАНО-ПЛМ.

Для розв'язання цього завдання пропонується використовувати наявність класів псевдоеквівалентних станів (ПЕС) автомата Мура [14] для оптимізації площі НАНО-ПЛМ. Стани  $a_m, a_s \in A$  є ПЭС, якщо виходи помічених ними вершин пов'язані зі входом однієї і тієї самої вершини ГСА  $\Gamma$  [14].

Наприклад, ПЭС для ГСА  $\Gamma_1$  утворюють розбиття множини  $A$  на  $I = 4$  класи:  $B_1 = \{a_1\}$ ,  $B_2 = \{a_2, a_3, a_4\}$ ,  $B_3 = \{a_5, a_6, a_7\}$ ,  $B_4 = \{a_8, a_9\}$ . В загальному випадку формується  $\Pi_A = \{B_1, \dots, B_I\}$ .

Розглянемо особливості базису НАНО-ПЛМ. Як випливає із праць [3; 6], НАНО-ПЛМ є послідовне з'єднання двох матриць: AND-матриці  $M_1$  і OR-матриці  $M_2$  (рис. 2).

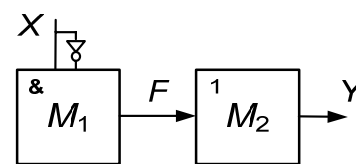


Рис. 2. Реалізація системи функцій в базисі НАНО-ПЛМ

НАНО-ПЛМ (рис. 2) використовується для реалізації СБФ  $Y = Y(X)$ . При цьому матриця  $M_1$  реалізує систему термів  $F = F(X)$ , а матриця  $M_2$  — функції  $Y = Y(F)$ .

У терми  $F_h \in F$  входять як прямі, так і інверсні змінні  $x_l \in X$ . Через це матриця  $M_1$  має  $2L$  входів, де  $L = |X|$ .

Для теоретичної оцінки складності схеми використовується її площа, виражена в умовних одиницях площі (у.о.п.) [9].

Площа визначається як добуток числа вхідних шин на число вихідних шин.

Нехай  $S(M_i)$  — площа матриці  $M_i$ ,  $S(Y)$  — сумарна площа матриць схеми. Тоді для схеми на рис. 2 маємо:

$$\begin{aligned} S(M_1) &= 2L \times H; \\ S(M_2) &= H \times N; \\ S(Y) &= (2L + N) \times H. \end{aligned} \quad (2)$$

У системі (2) ми прийняли, що  $|X| = L$ ,  $|Y| = N$  і  $|F| = H$ .

У цій статті ми використовуємо оцінки на основі у.о.п. для порівняння різних схем СМПА. Відзначимо, що ці оцінки носять попередній характер. Для остаточного оцінювання необхідно знати геометричні розміри провідників і елементів з односторонньою провідністю, що стоять на перетині горизонтальних і вертикальних провідників [9] і розміри самих провідників.

Відзначимо, що для зменшення площі  $S(Y)$  необхідно зменшувати або число вхідних змінних, або число термів. Однак це скорочення необхідно виконати для всіх функцій  $y_n \in Y$ . Таким чином, необхідно виконати спільну мінімізацію функцій  $y_n \in Y$  [4].

**Основна ідея запропонованого методу оптимізації**

У найпростішому випадку схема СМПА представлена у вигляді двох матриць. Матриця  $M_1$  реалізує терми  $F_h \in F$ , які входять до диз'юнктивних нормальних форм (ДНФ) функцій  $y_n \in Y$ ,  $v_n \in V$  та  $D_r \in \Phi$ . Матриця  $M_2$  реалізує функції

$$Y = Y(F); \quad V = V(F); \quad \Phi = \Phi(F). \quad (3)$$

Такий підхід породжує тривіальну схему СМПА  $U_1$  (рис. 3).

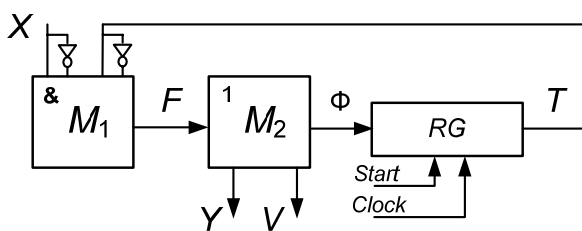


Рис. 3. Структурна схема автомата  $U_1$

Для формування системи термів

$$F = F(T, X) \quad (4)$$

і систем (3) необхідно побудувати пряму структурну таблицю (ПСТ) СМПА [15].

Кожна строчка цієї таблиці відповідає вектору  $\langle a_m, K(a_m), V(a_m), a_s, K(a_s), X_h, Y_h, \Phi_h, h \rangle$ , де  $h \in \{1, \dots, H\}$ . Компоненти цього вектору мають такі значення:  $a_m, K(a_m)$  — початковий стан та його код;  $V(a_m)$  — НМО, який формується у стані  $a_m \in A$  ( $V(a_m) \subseteq V$ );  $a_s, K(a_s)$  — стан переходу та

його код;  $X_h$  — кон'юнкція ЛУ  $x_l \in X$  (або їх заперечень), яка визначає перехід  $\langle a_m, a_s \rangle$ ;  $Y_h \subseteq Y$  — НМО, який формується на переході  $\langle a_m, a_s \rangle$ ;  $\Phi_h$  — набір ФВП, які приймають одиничне значення для зміни вмісту  $RG$  з  $K(a_m)$  у  $K(a_s)$ ;  $h$  — номер переходу.

Площу схеми  $S(U_1)$  можна оцінити як суму  $S(M_1) + S(M_2)$ , де

$$S(M_1) = 2(L + R) \times H; \quad (5)$$

$$S(M_2) = (R + N1 + N2) \times H. \quad (6)$$

Таким чином, для автомата  $U_1(\Gamma_1)$ , який синтезується по ГСА  $\Gamma_1$ , маємо  $L = N2 = 5$ ,  $N1 = 6$ ,  $M = 9$ . Застосовуючи вираз (1), отримуємо значення  $R = 4$  і при цьому автомат має  $H = 18$  переходів.

Використовуючи ці параметри і формули (5)–(6), отримуємо  $S(M_1) = 324$ ,  $S(M_2) = 288$ , а їх загальна сума  $S(U_1) = 612$  (у.о.п.).

Закодуємо стани  $a_m \in A$  таким чином, щоб кожен клас ПЕС  $B_i \in \Pi_A$  був представлений одним узагальненим інтервалом  $R$ -розмірного булевого простору. При цьому параметр  $R$  визначається рівнянням (1).

Такий підхід дозволяє використовувати отримані інтервали булевого простору як коди  $K(B_i)$  класів  $B_i \in \Pi_A$  [14]. При цьому функції  $D_r \in \Phi$  залежать від  $H_0$  термів  $F_h \in F_0$ , де

$$F_h = \bigwedge_{r=1}^R T_r^{l_{ir}} \cdot X_h, \quad (h = \overline{1, H_0}). \quad (7)$$

Перший множник у термах (7) відповідає кон'юнкції змінних  $T_r \in T$ , які визначають клас  $B_i \in \Pi_A$ . Тут  $l_{ir} \in \{0, 1, *\}$  — значення  $r$ -го розряду коду  $K(B_i)$ ,  $T_r^0 = \overline{T_r}$ ,  $T_r^1 = T_r$  і  $T_r^* = 1$  ( $r = \overline{1, R}$ ).

У кращому випадку терми (7) залежать від  $R_0$  внутрішніх змінних, які формують множину  $T_0 \subseteq T$ . При цьому  $R_0$  — це число кодувальних змінних для еквівалентного автомату Мілі [14].

На рис. 4 показано один із варіантів оптимального кодування станів (ОКС).

		$T_1 T_2$			
		00	01	11	10
$T_3 T_4$	00	$a_1$	$a_2$	$a_8$	$a_5$
	01	*	$a_3$	$a_9$	$a_6$
	11	*	*	*	*
	10	*	$a_4$	*	$a_7$

Рис. 4. Оптимальні коди станів

Побудуємо ПСТ автомата  $U_1(\Gamma)$  і замінимо стовпці  $a_m, K(a_m)$  стовпцями  $B_i, K(B_i)$ . Після видалення стовпця  $V(a_m)$  та ідентичних строк, отри-

маємо перетворену ПСТ. З цієї ПСТ формуються терми (7) і функції

$$y_n = y_n(F_0), \quad (n = \overline{1, N1}); \quad (8)$$

$$D_r = D_r(F_0), \quad (r = \overline{1, R}). \quad (9)$$

Система функцій  $v_n \in V$  визначається з ГСА Г. Спочатку визначаються ДНФ цих функцій, з котрих потім формується система термів

$$A_V = A_V(T) \quad (10)$$

Далі функції  $v_n \in V$  визначаються як

$$v_n = v_n(A_V), \quad (n = \overline{1, N2}); \quad (11)$$

Базуючись на цих міркуваннях, ми пропонуємо структурну схему СМПА  $U_2$  (рис. 5).

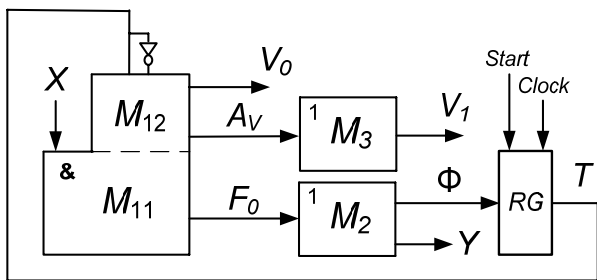


Рис. 5. Структурна схема СМПА  $U_2$

В автоматі  $U_2$  матриця  $M_1$  складається з двох взаємопов'язаних матриць. Матриця  $M_{11}$  формує терми (7), які утворюють множину  $F_0$ . Матриця  $M_{12}$  формує терми (10) і функції  $v_n \in V_0$ . Множина  $V_0 \subseteq V$  включає  $N_0$  функцій  $v_n \in V$ , які представлені одним термом вигляду (7). Матриця  $M_2$  формує функції (8)–(9), а  $M_3$  — функції (11) із множини  $V_1 = V/V_0$ .

Схему автомата  $U_2$  можна оцінити як суму наступних площ:

$$S(M_{11}) = 2(L + R_0) \times H_0; \quad (12)$$

$$S(M_{12}) = 2R \times (M_V + N_0); \quad (13)$$

$$S(M_2) = H_0 \times (R + N1); \quad (14)$$

$$S(M_3) = M_V \times (N2 - N_0). \quad (15)$$

Як видно з виразу(12), в матрицю  $M_{11}$  входять тільки вертикальні шини, які відповідають змінним  $T_r \in T_0$ . Матриця  $M_{12}$  має  $R$  вертикальних шин. Формули (12)–(15) очевидні із схеми на рис. 5.

У даній статті пропонується метод синтезу схеми СМПА  $U_2(\Gamma_j)$ , який включає такі етапи:

1. Відмітка первинної ГСА станами автомата Мура.
2. Формування розбиття  $\Pi_A = \{B_1, \dots, B_l\}$ .
3. Оптимальне кодування станів  $a_m \in A$ .
4. Формування ПСТ автомата  $S(\Gamma_j)$ .

5. Формування СБФ для матриць  $M_{11}, M_{12}, M_2$  і  $M_3$ .

6. Реалізація схеми СМПА в базисі НАНО-ПЛМ.

Розглянемо приклад синтезу матричної схеми автомата  $U_2(\Gamma_1)$ . Відзначимо, що три перших етапи для цього прикладу вже виконані.

**Приклад синтезу схеми СМПА  $U_2$**

Виконаємо етап 4 запропонованого методу. Для побудови ПСТ потрібно знайти систему узагальнених формул переходу [16]. Використаємо для цього ГСА  $\Gamma_1$  і отримаємо систему

$$\begin{aligned} B_1 &\rightarrow x_1 a_2 \vee \overline{x_1 x_2 a_3} \vee \overline{x_1 x_2 a_4}; \\ B_2 &\rightarrow x_3 a_5 \vee \overline{x_3 x_4 a_6} \vee \overline{x_3 x_4 a_7}; \\ B_3 &\rightarrow x_5 a_8 \vee \overline{x_5 a_9}; \quad B_4 \rightarrow a_1 \end{aligned} \quad (16)$$

Система (16) містить 9 термів у правій частині формул. Однак ПСТ (див. таблицю) має тільки  $H_0 = 8$  строк. Це пов'язано з тем, що  $K(a_1) = 0000$  і перехід для класу  $B_4 \in \Pi_A$  у таблиці відсутній.

Таблиця

**ПСТ автомата  $U_2(\Gamma_1)$**

$B_i$	$K(B_i)$	$a_s$	$K(a_s)$	$X_h$	$Y_h$	$\Phi_h$	$h$
$B_1$	$00^{**}$	$a_2$	0100	$x_1$	$y_1 y_2$	$D_2$	1
		$a_3$	0100	$\overline{x_1 x_2}$	–	$D_2 D_4$	2
		$a_4$	0110	$\overline{x_1 x_2}$	$y_3$	$D_2 D_3$	3
$B_2$	$01^{**}$	$a_5$	1000	$x_3$	$y_2 y_3$	$D_1$	4
		$a_6$	1001	$\overline{x_3 x_4}$	$y_4$	$D_1 D_4$	5
		$a_7$	1010	$\overline{x_3 x_4}$	$y_3 y_5$	$D_1 D_3$	6
$B_3$	$10^{**}$	$a_8$	1100	$x_5$	$y_1 y_2$	$D_1 D_3$	7
		$a_9$	1101	$\overline{x_5}$	$y_4 y_6$	$D_1 D_2 D_4$	8

Таблиця є базою для формування термів (7) і функцій (8)–(9). Із таблиці маємо такі системи функцій;

$$\begin{aligned} F_1 &= \overline{T_1 T_2} x_1; \quad F_2 = \overline{T_1 T_2} x_1 x_2; \quad F_3 = \overline{T_1 T_2} x_1 x_2; \\ F_4 &= \overline{T_1 T_2} x_3 \quad (17) \\ F_5 &= \overline{T_1 T_2} x_3 x_4; \quad F_6 = \overline{T_1 T_2} x_3 x_4; \quad F_7 = \overline{T_1 T_2} x_5; \\ F_8 &= \overline{T_1 T_2} x_5. \end{aligned}$$

$$\begin{aligned} y_1 &= F_1 F_7; \quad y_2 = F_1 F_4; \\ y_3 &= F_3 F_4 F_6; \quad y_4 = F_5 F_8; \\ y_5 &= F_6; \quad y_6 = F_8. \end{aligned} \quad (18)$$

$$\begin{aligned} D_1 &= F_4 \dots F_8; \quad D_2 = F_1 F_2 F_3 F_7 F_8; \\ D_3 &= F_3 F_6; \quad D_4 = F_2 F_5 F_8. \end{aligned} \quad (19)$$

Система термів (17) визначає вміст матриці  $M_{11}$ , системи (18)–(19) — матриці  $M_2$ . Площа цих матриць визначається як

$$\begin{aligned} S(M_{11}) &= 2(2 + 5) 8 = 112; \\ S(M_2) &= 8(4 + 6) = 80. \end{aligned} \quad (20)$$

Щоб сформувані СБФ для функцій  $v_r \in V$  необхідно використати інформацію з операторних вершин ГСА  $\Gamma_1$ . Це дає наступну СБФ:

$$\begin{aligned} v_1 &= A_2 \vee A_4 = \overline{T_1} T_2 \overline{T_4} = F_9; \\ v_2 &= A_3 \vee A_9 = T_2 T_4 = F_{10}; \\ v_3 &= A_4 \vee A_7 = T_3; \\ v_4 &= A_6 \vee A_9 = T_1 T_4 = F_{11}; \\ v_5 &= A_5 \vee A_7 \vee A_8 = T_1 \overline{T_4} = F_{12}. \end{aligned} \quad (21)$$

Отже, маємо множину  $A_V = \{F_9, \dots, F_{12}\}$ , яка дає  $M_V = 4$ . Функція  $v_3$  формується на виході третього тригера  $RG$  (вихід  $T_3$ ). Оскільки кожна функція  $v_r \in V$  визначається лише одним термом (20), матриця  $M_3$  відсутня. Площа матриці  $M_{12}$  визначається як

$$S(M_{12}) = 2 \times 2 \times 4 = 16. \quad (22)$$

Підсумовування площ (20) і (22) дозволяє отримати загальну площу схеми  $S(U_2) = 208$  умовних одиниць площі. Цей показник майже втричі менший, ніж для автомата  $U_1(\Gamma_1)$ .

#### Аналіз ефективності запропонованого метода

Для розглянутого прикладу, запропонований метод дав змогу зменшити площу кристала, яка займається схемою автомата  $U_1(\Gamma_1)$  у 2,94 рази. Однак в загальному випадку така економія можлива далеко не завжди. Для її досягнення необхідно спільне виконання кількох умов, розглянутих нижче.

По-перше, необхідно, щоб кожен клас ПЕС був представлений одним узагальненим інтервалом простору кодування станів. Це дозволяє зменшити число рядків ПСТ автомата  $U_2(\Gamma_j)$  до показника еквівалентного автомата Мілі.

Це можливо не завжди і пов'язане з особливостями конкретної ГСА. Наприклад, для ГСА з розбиттям  $P_A = \{B_1, B_2\}$  з  $B_1 = \{a_1\}$  і  $B_2 = \{a_2, a_3, a_4\}$  такого рішення немає.

По-друге, для кодування класів необхідно використовувати мінімальне число внутрішніх змінних. В ідеальному випадку, це число збігається з числом внутрішніх змінних для еквівалентного автомата Мілі ( $R_0$ ). У цьому випадку можливо зменшити площу матриці  $M_{11}$  на  $(R - R_0) \times H_0$  одиниць площі.

По-третє, кодування станів виконується так, щоб кожна МО  $v_n \in V$  представлялась тільки од-

ним термом. Це дозволяє виключити матрицю  $M_3$ . Однак такий результат є ідеальним. У першу чергу, кодування повинно зменшити число переходів, що зменшує площу матриці  $M_{11}$ . Таким чином, зменшення числа термів функцій  $v_n \in V$  має вторинне значення.

Для автомата  $U_2(\Gamma_1)$  ми отримали крайній (і найкращий) випадок, коли  $N_0 = N_2$  і матриця  $M_3$  відсутні. Природньо, можливий і випадок  $N_0 = 0$ . Але при цьому всі функції системи (11) реалізує матриця  $M_3$ .

Для дослідження ефективності запропонованого методу була використана бібліотека стандартних автоматів [17]. Дослідження показали, що використання моделі  $U_2$  дозволяє в середньому на 36 % зменшити складність схеми (площа матриць) порівняно з моделлю  $U_1$ . При цьому у 38 % прикладів довжина ПСТ зменшилась до  $H_0$ . У 16 % випадків спостерігалось зменшення числа входів матриці  $M_{11}$  з  $R + L$  до  $R_0 + L$ . Тільки в 4 % прикладів матриця  $M_3$  була відсутня. Однак це пояснюється тим, що ОКС орієнтовано на зменшення числа термів систем (8)–(9). Збільшення параметра  $N_0$  розглядається як вторинна проблема. Зауважимо, що для 14 % прикладів площа збільшилась. Це пов'язано з незначним зменшенням параметра  $H$  для окремих автоматів. У такому випадку наявність матриць  $M_{12}$  і  $M_3$  є надлишковим. Зауважимо також, що максимальне зменшення площі досягало 67 % у.о.п.

#### Висновки

Запропонований метод синтезу СМПА заснований на використанні класів ПЕС автомата Мура [14]. Оптимальне кодування станів [14] дозволяє зменшити число рядків таблиці переходів СМПА і внутрішніх змінних, що представляють схему СМПА, і внутрішніх змінних, які мають коди класів ПЕС. У результаті зменшується площа НАНО-ПЛМ, що реалізують схему СМПА в базисі ASIC, порівняно з тривіальною дворівневою схемою.

Дослідження, проведені на основі стандартних прикладів із бібліотеки [17], показали, що запропонований метод ефективний для 86 % усіх еталонних автоматів.

Однак в інших 14 % випадків площа схеми перевищувала площу еквівалентної дворівневої схеми.

Таким чином, не можна однозначно стверджувати, що запропонований метод може оптимізувати схему будь-якого автомата. Все залежить від особливостей використовуваної граф-схеми алгоритму. Можна відзначити, що ефективність запропонованого методу зростає в міру зростання числа станів і класів ПЕС.

На нашу думку, площі схем для 14 % прикладів, у яких  $U_2$  виявився неефективним, можна зменшити. Для цього ми маємо намір використувати методи кодування класів ПЕС додатковими змінними [14].

Існують і інші методи оптимізації схем автомата Мура [7], які доцільно використовувати для випадку суміщеного автомата.

### ЛІТЕРАТУРА

1. **Daly D.**, Fujino L., Smith K. Through the looking glass: Trends in solid-state circuits from the 65<sup>th</sup> ISSCC. *IEEE Solid-State Circuits Magazine*. 2018. V 10. № 10. Pp. 30–46.
2. **Smith M.** Application Specific Integrated Circuits. Boston: Addison-Wesley. 1997. 632 p.
3. **Nababi Z.** Embedded Core Design with FPGAs. New York: McGraw-Hill. 2008. 418 p.
4. **DeMicheli G.** Synthesis and Optimization of Digital Circuits. New York: McGraw-Hill. 1994. 636.
5. **Yuan F.** Current-Mode Circuits for Data Communications. Springer. 2007. № 4. 416 pp.
6. **Baranov S.**, Levin L., Keren O., Karpovsky M. Designing fault tolerant FSM by nano-PLA. *In: Proceeding of 15th International On-Line Testing Symposium*. 2009. Pp. 216–220.
7. **Barkalov A.**, Titarenko L. Logic Synthesis or FSM-based Control Units. Berlin: Springer, 2009. 233 pp.
8. **Баранов С. И.**, Скляров В. А. Цифровые устройства на программируемых БИС с матричной структурой. М. : Радио и связь. 1986. 272 с.
9. **Baranov S.** Logic Synthesis for Control Automata. Dordrecht: Kluwer Academic Publishers, 1994. 312 pp.
10. **Баркалов А. А.**, Титаренко Л. А., Визор Я. Е., Матвиенко А. В., Горина В. В. Уменьшение числа LUT элементов в схеме совмещенного автомата. *Управляющие системы и машины*. 2016. №3. С. 16–22.
11. **Баркалов А. А.**, Титаренко Л. А., Визор Я. Е., Матвиенко А. В. Синтез совмещенного микропрограммного автомата в базисе FPGA. *Комп'ютерні засоби, мережі та системи*. 2015. Випуск 14. С. 32–39.
12. **Баркалов А. А.**, Титаренко Л. А., Визор Я. Е., Матвиенко А. В. Реализация схемы совмещенного микропрограммного автомата в базисе FPGA. *Проблеми інформатизації та управління*. 2015. Вип. 3(51). С. 5–13.
13. **Соловьев В. В.** Проектирование цифровых схем на основе программируемых логических интегральных схем. М. : Горячая линия ТЕЛЕКОМ, 2001. 636 с.
14. **Sklyarov V.**, Skliarova I., Barkalov A., Titarenko L. Synthesis and Optimization of FPGA-based Systems. Berlin: Springer, 2014. 432 pp.
15. **Barkalov A.**, Titarenko L., Kolopenczyk M., Mielcarek K., Bazydlo G. Logic Synthesis for FPGA-based Finite State Machines. Berlin: Springer. 2016. 280 p.
16. **Barkalov A.**, Titarenko L., Mielcarek K., Chmielewski S. Logic Synthesis for FPGA-based Control Units. Berlin: Springer. 2020. 247 p.
17. **Yang S.** Logic Synthesis and optimization benchmarks user guide. Microelectronics Center of North Carolina. 1991. 43 pp.

### Баркалов О. О., Титаренко Л. О., Головін О. М., Матвієнко О. В., Сабурова С. О. ОПТИМІЗАЦІЯ СХЕМИ СУМІЩЕНОГО АВТОМАТА В БАЗИСІ НАНО-ПЛМ

На даний час замовні мікросхеми типу ASIC (Application Specific Integrated Circuit) широко використовуються для виробництва електронних виробів. Однією з проблем, пов'язаних з цим базисом, є зменшення площі кристала, яку займає схема спроектованої цифрової системи. Вирішення цієї проблеми дозволяє зменшити енергію, яку споживає схема пристрою, що особливо важливо для мобільних і автономних пристроїв.

Метою роботи є розробка методу синтезу суміщеного мікропрограмного автомата (СМПА), який дозволяє скоротити число горизонтальних шин НАНО-ПЛМ до величини, характерної для еквівалентного автомата Мілі, а відтак і зменшити площу НАНО-ПЛМ, використовуючи наявність класів псевдоеквівалентних станів (ПЕС) автомата Мура. В статті розглянуто приклад синтезу автомата з використанням запропонованого методу.

По результатам проведених досліджень на стандартних прикладах з відомої бібліотеки запропонований метод дозволяє зменшити площу кристала, яка займається схемою автомата, щонайменше в три рази. Для досягнення такої економії в загальному випадку необхідно спільне виконання кількох умов, а саме: кожен клас ПЕС повинен бути представлений одним узагальненим інтервалом простору кодування станів, для кодування класів необхідно використовувати мінімальне число внутрішніх змінних, кодування станів потрібно виконувати таким чином, щоб кожна мікрооперація представлялась тільки одним термом.

Оптимальне кодування станів дозволяє зменшити число рядків таблиці переходів СМПА і відповідних внутрішніх змінних. В результаті зменшується площа НАНО-ПЛМ, що реалізують схему СМПА в базисі ASIC, у порівнянні з тривіальною дворівневою схемою.

**Ключові слова:** суміщений мікропрограмний автомат; синтез; НАНО-ПЛМ; матрична схема.

**Barkalov O., Titarenko L., Golovin O., Matvienko O., Saburova S.  
OPTIMIZATION OF THE CIRCUIT OF COMBINED AUTOMAT IN BASIS NANO-PLA**

Nowadays, ASICs (application specific integrated circuit) are widely used for electronic products. One of the problems associated with this basis is to make smaller the area occupied by the circuit of the designed digital system. The solution to this problem allows to reduce the energy that the device circuit consumes, which is especially important for mobile and stand-alone devices.

The aim of the work is to develop a method of synthesis that implements the scheme of a combined microprogramming machine (SMA) and allows one to reduce the number of horizontal buses of nano-PLA up to the value that is typical for an equivalent Moore finite state machine, and, as a result, to make smaller the area of a nano-PLA, using the presence of classes of pseudo-equivalent states (PES) of a Mealy finite state machine. The article considers the example of an automaton synthesis using the proposed method.

Based on the results of studies carried out with using standard examples from the well-known library, the proposed method allows one to make smaller the area of the chip occupied by the automaton circuit by about three times. To achieve such savings, in a general case, it is necessary to jointly fulfill several conditions, namely: each PES class must be represented by one generalized interval of the state coding space, the minimum number of internal variables should be used for encoding the classes, and the state coding should be performed in such a way that each micro-operation was represented by only one term.

Optimal coding of states makes it possible to reduce the number of rows in the table of transitions of the SMA and internal variables. The application of the proposed method, in comparison with the trivial two-level scheme, allows one to make smaller an area of nano-PLA, which implements the SMA scheme in the ASIC basis.

**Keywords:** combined microprogrammed automaton; synthesis; nano-PLA; matrix circuit.

**Баркалов А. А., Титаренко Л. А., Головин А. Н., Матвиенко А. В., Сабурова С. А.  
ОПТИМИЗАЦИЯ СХЕМЫ СОВМЕЩЕННОГО АВТОМАТА В БАЗИСЕ НАНО-ПЛМ**

В настоящее время заказные микросхемы типа ASIC (Application Specific Integrated Circuit) широко используются для производства электронных изделий. Одной из проблем, связанных с этим базисом, есть уменьшение площади кристалла, которую занимает схема спроектированной цифровой системы. Решение этой проблемы позволяет уменьшить энергию, которую потребляет схема устройства, что особенно важно для мобильных и автономных устройств.

Цель работы состоит в разработке метода синтеза совмещенного микропрограммного автомата (СМПА), позволяющего сократить число горизонтальных шин НАНО-ПЛМ до величины, характерной для эквивалентного автомата Мили, и, как результат, уменьшить площадь nano-ПЛМ, используя наличие классов псевдоэквивалентных состояний (ПЭС) автомата Мура. В статье рассмотрен пример синтеза автомата с применением предложенного метода.

По результатам проведенных исследований на стандартных примерах из известной библиотеки предлагаемый метод позволяет уменьшить площадь кристалла, занимаемую схемой автомата, примерно в три раза. Для достижения такой экономии, в общем случае, необходимо совместное выполнение нескольких условий, а именно: каждый класс ПЭС должен быть представлен одним обобщенным интервалом пространства кодирования состояний, для кодирования классов необходимо использовать минимальное число внутренних переменных и кодирование состояний должно выполняться таким образом, чтобы каждая микрооперация представлялась только одним термом.

Оптимальное кодирование состояний позволяет уменьшить число строк таблицы переходов СМПА и соответствующих внутренних переменных. Применение предложенного метода по сравнению с тривиальной двухуровневой схеме позволяет уменьшить площадь НАНО-ПЛМ, реализующих схему СМПА в базисе ASIC.

**Ключевые слова:** совмещенный микропрограммный автомат; синтез; nano-ПЛМ; матричная схема.

Стаття надійшла до редакції 15.08.2020 р.  
Прийнято до друку 30.09.2020 р.