

## МЕТОД ПОВЫШЕНИЯ БЫСТРОДЕЙСТВИЯ КВАЗИПАРАЛЛЕЛЬНЫХ ОДНОРОДНЫХ ЦИФРОВЫХ ИНТЕГРИРУЮЩИХ СТРУКТУР

Национальный технический университет Украины  
"Киевский политехнический институт"

*Показана возможность ускорения процессов интегрирования в цифровых интегрирующих машинах за счет сокращения числа шагов вычислений благодаря использованию избыточных систем счисления с большим основанием*

### **Введение**

Цифровые интегрирующие машины (ЦИМ) находят широкое применение для моделирования высокоскоростных процессов и управления сложными динамическими объектами в реальном времени [1]. ЦИМ являются специализированными многопроцессорными вычислительными системами [2] и служат для решения задач, не содержащих гипертрансцендентных функций. Высокой точностью и быстродействием обладают экстраполяциянные параллельные ЦИМ [3], в которых реализуется экстраполяциянная разностная схема интегрирования эквивалентной системы уравнений Шеннона с использованием точных формул численного интегрирования по Стилтесу. Основными арифметическими операциями в таких ЦИМ являются сложение и умножение, которые проводятся над многоразрядными приращениями, представленными, обычно, в формате с фиксированной точкой.

Благодаря использованию однотипных решающих блоков, а также стремительному развитию ПЛИС-технологий, появилась возможность построения ЦИМ в виде однородной цифровой интегрирующей структуры на основе универсальных цифровых интеграторов (ЦИ) и коммутаторов [3, 4]. Такие структуры могут размещаться в одной микросхеме *FPGA (Field Programmable Gate Array)* [5], что приводит к повышению их надежности и быстродействия, а также к снижению стоимости [6, 7]. Благодаря наличию развитых средств САПР для

*FPGA* упрощается процесс проектирования и ускоряется выход готовых устройств.

Обычно операционные блоки (ОБ) ЦИМ оперируют с числами по правилам параллельной арифметики. Однако возможно построение ЦИ, выполняющих операции по правилам квазипараллельной арифметики в избыточной двоичной симметричной системе счисления с цифрами  $\{-1, 0, 1\}$ . В [5] показано, что применение методов квазипараллельной арифметики позволяет улучшить основные технико-экономические характеристики ЦИМ.

Как правило, вычислительный процесс в ЦИМ носит циклический характер. Основной функцией ЦИ является вычисление очередного приращения интеграла Стилтеса на каждом шаге численного интегрирования, причем, процесс решения эквивалентной системы уравнений Шеннона может включать огромное количество таких итераций. Применение двоичной системы счисления при построении квазипараллельных ЦИМ приводит к большему количеству тактов вычислений для каждой итерации, что увеличивает время вычислений.

В данной работе исследуется возможность уменьшения времени выполнения итераций численного интегрирования за счет использования избыточных систем счисления с большим основанием, причем без существенного изменения других технико-экономических характеристик ЦИ.

### **Теоретические положения**

Известно, что время вычисления функции структурным методом с помо-

щю квазіпаралельних ОБ безпосередньо залежить від характеристик ярусно-паралельної форми (ЯПФ) графа вичислень [8], в частині, від сумарного часу виконання  $t$  операцій, належачих критичному шляху. На кожному кроці вичислень в квазіпаралельній ОБ вводяться по одному розряду операндів, і з затримкою на невелике число кроків  $D_i$  формується черговий розряд результату, починаючи з старшого. Якщо неавтономні методи вичислень реалізовані в надлишковій двоичній симетричній системі числення з цифрами  $\{-1, 0, 1\}$ , то загальне число кроків  $Q$  для отримання всіх  $n$  двоичних розрядів перетворення складе [8]:

$$Q = \sum_{i=1}^t D_i + n - 1. \quad (1)$$

З (1) очевидно, що кількість кроків вичислень, в першу чергу, визначається розрядністю  $n$ . Для підвищення точності і швидкодії ЦІМ необхідно використовувати багаторозрядні перетворення [3]. Тому скорочення кількості кроків  $Q$  шляхом простого зменшення розрядності вичислень неприпустимо.

Отсюди виникає проблема представлення оброблюваних даних меншим числом розрядів, але без втрати точності. Це може бути досягнуто за рахунок застосування систем числення з великим основою, що передбачає менше число розрядів для представлення чисел порівняно з двоичною системою числення.

З урахування простоти апаратної реалізації і можливості використання звичайної двоичної апаратури цілорозмірно застосовувати системи числення з основами  $k$ , які задовольняють умові

$$k = 2^s, \quad (2)$$

де  $s$  – ціле і  $s \geq 2$ . При цьому  $k$ -і цифри числа повинні приймати цілі значення в діапазоні  $\left\{-\frac{k}{2}, \frac{k}{2}\right\}$ . Число, яке має в двоичній симетричній системі числення

$n$  розрядів, в таких системах числення матиме в  $\left\lceil \frac{n}{s} \right\rceil$  раз менше розрядів при тій же точності представлення. Для передачі  $k$ -ї цифри потрібно  $(s+1)$  сигнальних ліній.

В табл. 1 наведені основні параметри надлишкових симетричних систем числення по основі  $k$  з цифрами

$$\left\{-\frac{k}{2}, \frac{k}{2}\right\}, \text{ задовольняючих умові (2)}$$

і рекомендованих для побудови квазіпаралельних ОБ.

Використовуючи таку систему числення, для отримання результату потрібно

виконати  $\left(D_i' + \left\lceil \frac{n}{s} \right\rceil\right)$  кроків.

Тоді вираження (1) для визначення кількості кроків вичислень примет вигляд

$$Q' = \sum_{i=1}^t D_i' + \left\lceil \frac{n}{s} \right\rceil - 1. \quad (3)$$

Величина затримки  $D_i'$  залежить від алгоритмів виконання операцій в  $k$ -х надлишкових симетричних системах числення [8-12]. Затримка формування старшого розряду результату для додавання і множення в даному випадку не перевищує двох циклів. Крім того, для формул Стильєса характерна невелика величина  $t$ . З урахування сказаного з (3) випливає, що з збільшенням розрядності операндів загальне число кроків вичислень для великих оснований зменшується майже в  $s$  раз.

Однак перехід до системи числення з великим основою збільшує апаратні витрати на побудову ЦІ, а також число сигнальних ліній для передачі цифр, що очевидно з табл. 1. Це, в свою чергу, може збільшити тривалість кроку інтегрування. Тому важливою задачею є дослідження впливу складності алгоритмів виконання неавтономних арифметических операцій на параметри ЦІМ, реалізованого в *FPGA*.





18 21 24 27 33 36

. 3.

18 21 24 27 30 33 36

. 5.

3.

35-40%

4,

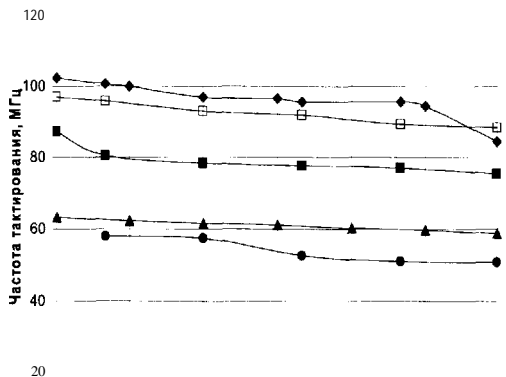
( . 5).

8- 16-

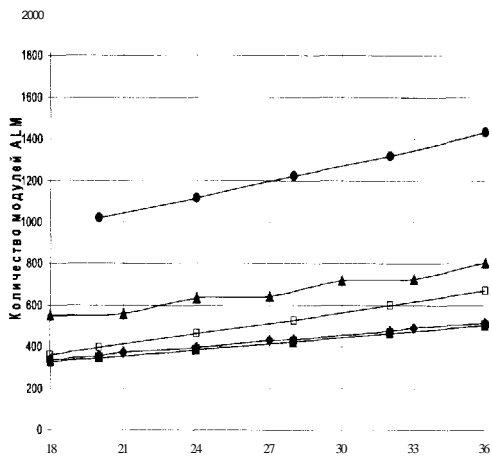
20-25%

2, 4 8. 10%

16.



. 4.



. 6.

ALM

4.

TM ( . 6)

2 4.

TM,

/ )

( . 7)

2 4.

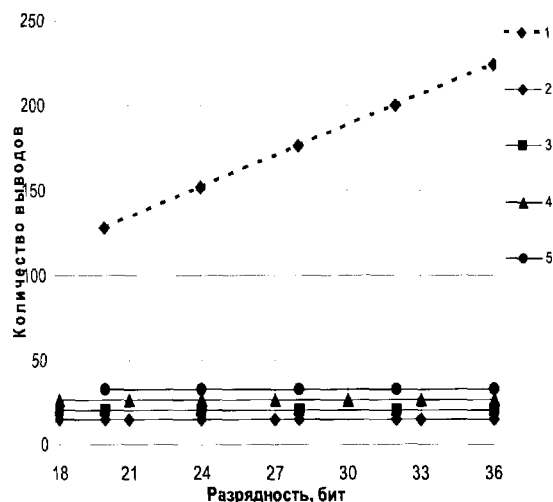


Рис. 7. Количество выводов ЦИ

5. Квазипараллельные ЦИ имеют в среднем на 70% меньшее энергопотребление по сравнению с ЦИ параллельного типа (рис. 8). Причем эти характеристики у всех квазипараллельных ЦИ практически одинаковы.

### Выводы

Предложенный подход к повышению эффективности ЦИМ заключается в уменьшении количества тактов вычислений для одной итерации интегрирования благодаря использованию избыточных систем счисления с основаниями  $k$  и цифрами  $\left\{-\frac{k}{2}, \frac{k}{2}\right\}$ . При этом  $k = 2^s$ , где  $s$  – целое и  $s \geq 2$ .

В результате экспериментальных исследований для рассматриваемых исходных данных установлено, что наиболее оптимальной является 4-я избыточная симметричная система счисления с цифрами  $\{-2, \dots, 2\}$ . Соответствующий квазипараллельный ЦИ обеспечивает на 35-40% меньшее время выполнения одной итерации численного интегрирования по сравнению с квазипараллельным ЦИ, использующим 2-ю систему счисления, и на 25-30% по сравнению с параллельным ЦИ. При этом параметры их ресурсоемкости и энергопотребления очень близки. Квазипараллельные ЦИ, реализующие неавтономные вычисления в 8-й и 16-й системах счисления, практически не дают дополнительного выигрыша в быстродей-

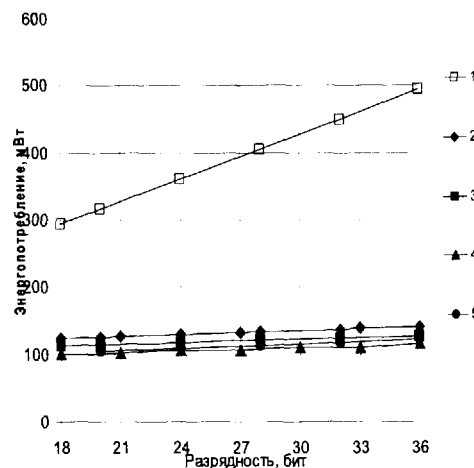


Рис. 8. Параметры энергопотребления ЦИ

ствии, а их ресурсоемкость и энергопотребление существенно более высокие.

### Список литературы

3. Ковалев Н.А., Кравченко Н.И., Стефанович В.Т. Исследование метода реализации баллистического вычислителя на базе FPGA // Артиллерийское и стрелковое вооружение. – 2007. – № 3 (24). – С. 42–47.
4. Каляев А.В. Многопроцессорные системы с программируемой архитектурой. – М.: Радио и связь, 1984. – 240 с.
5. Каляев А.В. Теория цифровых интегрирующих машин и структур. – М.: Советское радио, 1970. – 472 с.
6. Гузик В.Ф. Модульные интегрирующие вычислительные структуры. – М.: «Радио и связь», 1984. – 216 с.
7. Жабин В.И., Ковалев Н. А. Реализация цифровых интеграторов на ПЛИС // Проблемы автоматизации и управления. – 2007. – № 1 (19). – С. 50–55.
8. Жабин В.И., Ковалев Н.А. Исследование методов построения вычислительных устройств на основе FPGA // Технология и конструирование в электронной аппаратуре. – 2002. – № 2. – С. 35–39.
9. Каляев И.А., Левин И.И. Высокопроизводительные многопроцессорные вычислительные системы с программируемой архитектурой на основе ПЛИС // Материалы Международной конференции «Моделирование - 2006». Киев, ИПМЭ НАНУ. – 2006. – С. 41–46.

10. *Жабин В.И., Корнейчук В.И., Тарасенко В.П.* Некоторые машинные методы вычисления рациональных функций многих переменных // Автоматика и телемеханика. – 1976. – № 12. – С. 145–154.

11. *Kishor S. Trivedi, Milos D. Ercegovac.* On-Line Algorithms for Division and Multiplication // IEEE Transactions on Computers. – 1977. – vol. C-26 – № 7 – P. 681–687.

12. *Ercegovac Milos D., Lang Tomas.* On-Line Arithmetic Algorithms and Structures for VLSI // CALIFORNIA UNIV LOS ANGELES DEPT OF COMPUTER SCIENCE. Final rept. . – 1988. – nov.

13. *P. Montuschi, L. Ciminiera.* Over-Redundant Digit Sets and the Design of Digit-By-Digit Division Units // IEEE Transactions on Computers. – 1994. – vol. 43 – № 3 – P. 269–277.

14. *Жабин В.И., Корнейчук В.И., Макаров В.В., Тарасенко В.П.* Влияние точности вычисления на сложность квазипараллельных операционных устройств в мультипроцессорных системах // Автоматика и вычислительная техника. – 1982. – № 3. – С. 29–32.

15. *Parhami Behrooz.* Computer Arithmetic: Algorithms and Hardware Designs. – New York: Oxford University Press – 2000. – 490 p.