

RAID1-ПАМ'ЯТЬ ПІДВИЩЕНОЇ НАДІЙНОСТІ З ЧАСОВОЮ НАДМІРНІСТЮ

Київський національний економічний університет ім. Вадима Гетьмана

kneu_gorodny@i.ua

Розглянута система RAID1 пам'яті з резервуванням запам'ятовуючих елементів накопичувача та з часовою надмірністю. Визначена ступінь підвищення надійності зберігання інформації в таких запам'ятовуючих пристроях

Ключові слова: RAID-пам'ять, запам'ятовуючий пристрій з часовою надмірністю, роздільне резервування комірок (кластерів) пам'яті, відносне підвищення ймовірності безвідмовної роботи

Вступ

В сучасних інформаційних системах основним технічним засобом зберігання інформації є запам'ятовуючий пристрій типу вінчестер, ємність якого вже зараз в умовах практичної експлуатації досягає десятків, сотень і більш терабайтів. Наявність великої кількості запам'ятовуючих елементів приводить до відмов окремих

комірок (кластерів). Тому для особливих застосувань часто використовуються системи RAID-пам'яті [1-2]. Прикладом подібного використання може бути система RAID1, структурна схема якої із загальним резервуванням, наприклад, з двома дублюючими один одного накопичувачами ($m=2$), представлена на рис. 1.

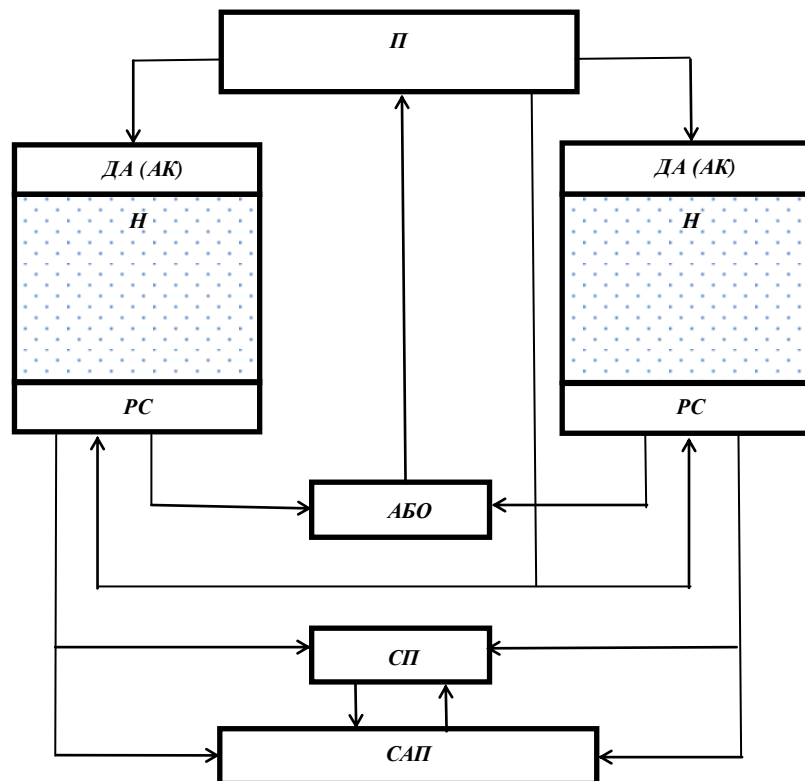


Рис. 1. Структурна схема системи RAID1-пам'яті

У такому запам'ятовуючому пристрої (ЗП) адреса потрібної комірки (кластера) поступає від процесора *П* на адресні кола (на дешифратори адреси *ДА*) дублюючих один одного накопичувачів *Н*. Інформація, яка считується з однойменних комірок накопичувачів на відповідні регістри слова *РС*, порівнюється схемою порівняння *СП*. Якщо слова, які поступають в *СП*, є однаковими, то інформація з одного з регістрів слова видається через схеми *АБО* в процесор. Якщо ж слова не є однаковими, то ЗП переходить у режим аналізу пошкодження. В цьому режимі в накопичувачі записується, а потім зчитується у схему аналізу пошкоджень *САП* масив тестових слів. Схема аналізу пошкоджень на основі результатів порівняння зчитаних тестових слів з контрольною інформацією, що є у постійному ЗП *СПП*,

визначає, чи відбулася відмова комірки накопичувача чи відмова дешифратора адреси (адресні кола). У випадку відмови комірки одного накопичувача використовується справна комірка іншого накопичувача, а при відмові дешифратора адреси (адресних кіл) відповідний накопичувач відключається. При відмові однойменних комірок обох накопичувачів ЗП стає нероботоздатним.

Введення у такий відомий ЗП типу *RAID1* часової надмірності, яка реалізується записом – зчитуванням обернених кодів помилкових слів, у поєднанні із незначними змінами структури ЗП, дозволяє реалізувати роздільне резервування комірок [3]. Структурна схема такого ЗП, наприклад, з двома дублюючими один одного накопичувачами ($m=2$), представлена на рис.2.

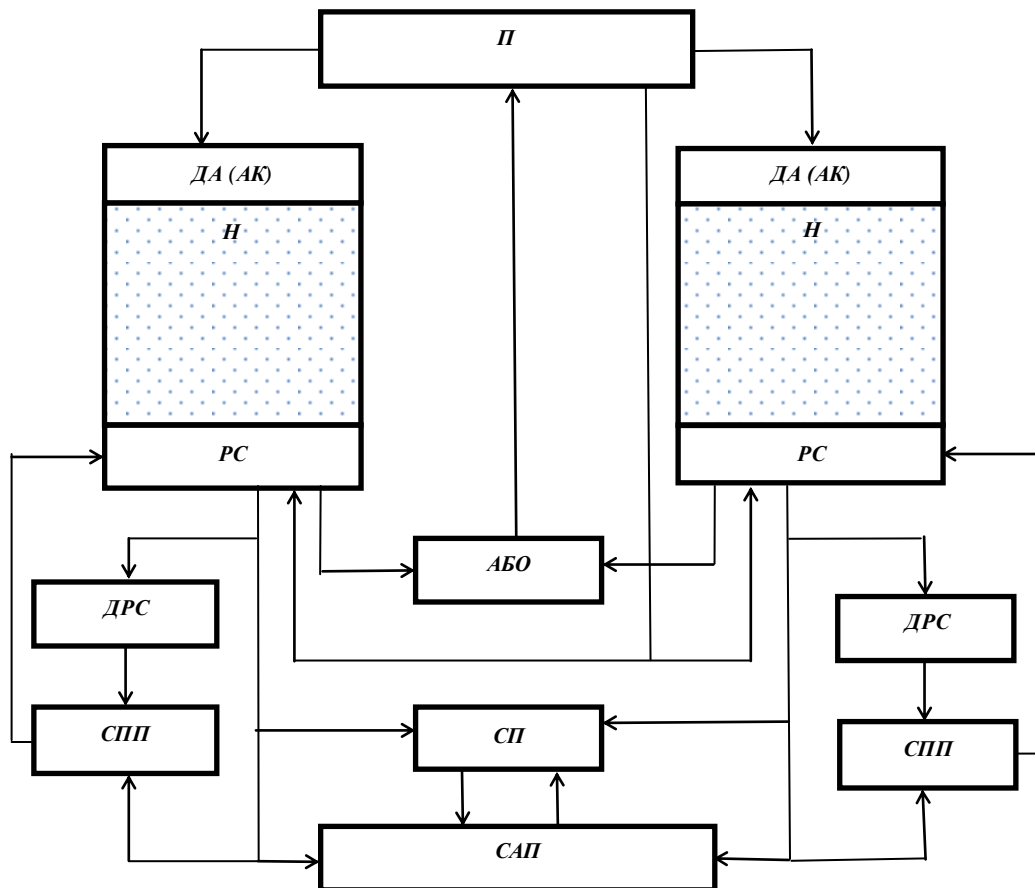


Рис.2. Структурна схема системи *RAID1*-пам'яті з часовою надмірністю

Такий ЗП працює аналогічно типовій *RAID1*-пам'яті доти, поки схема аналізу пошкоджень не визначить наявність

відмови в однойменних комірках накопичувачів. При цьому зміст *РС* накопичувачів переписується у відповідні додаткові

реєстри слова *ДРС*. А в ті ж комірки накопичувачів відбувається запис обернених кодів змісту реєстрів *РС* з подальшим зчитуванням цих кодів на ті самі реєстри. Коди з кожної пари реєстрів *РС* та *ДРС* подаються у відповідну схему порозрядної перевірки *СПП*. При незбіжності змісту однойменних розрядів реєстрів *РС* та *ДРС* відповідні схеми *СПП* видають в реєстри *РС* сигнали, які дозволяють видачу через блок схем *АБО* в процесор зміст тільки цих розрядів. Видача змісту розрядів реєстрів *РС* відбувається в оберненому коді, тобто в процесор поступає прямий код первинного змісту комірки накопичувачів. Видача змісту розрядів реєстрів *РС*, зміст яких співпадає зі змістом однойменних розрядів реєстрів *ДРС*, блокується. Таким чином замість змісту розрядів, які відмовили в комірці одного накопичувача, в процесор подається зміст однойменних справних розрядів відповідної комірки іншого накопичувача, тобто здійснюється роздільне резервування комірок.

Розглянемо приклад - нехай у деяку комірку (кластер) ЗП було записано слово 01001101, і при черговому читанні змісту цієї комірки з відповідного накопичувача на реєстри *РС* видається 1100111 і 00001001 відповідно (підкреслені цифри відповідають відмовленим розрядам комірок). Інформація, яка зчитується, поступає в схему *СП* і, враховуючи, що умова порівняння не виконується, видача слова в процесор не відбувається. Слова, які знаходяться на реєстрах *РС*, поступають в реєстри *ДРС*, а в накопичувачі записуються обернені коди змісту реєстрів *РС*, які потім зчитуються на ті ж самі реєстри. В результаті відмов, які мають місце в комірці накопичувачів на реєстри *РС* подаються відповідні коди 10110010 і 10110010. Одна схема *СПП*, порівнюючи коди на *РС* та *ДРС* – 10110010 і 1100111, дозволяє видачу в оберненому

коді 1, 3, 4, 5, 6, 7 розрядів *РС* (видача змісту 2 і 8-го розрядів блокується), тобто буде виданий код .10011.1 (розряди, які блокуються відмічені крапками). Друга схема *СПП*, порівнюючи коди на *РС* і *ДРС* – 10110010 і 00001001, дозволяє видачу у оберненому коді 1, 2, 4, 5, 6, 8 розрядів *РС* (видача змісту 3, 7 розрядів блокується), тобто буде виданий код 0.001.01 (розряди, які блокуються помічені крапками). Таким чином в процесор з виходу схем «АБО» буде виданий правильний код 01001101.

Мета статті

Метою статті є оцінка підвищення надійності зберігання інформації в такій *RAID1*-пам'яті з роздільним резервуванням запам'ятовуючих елементів накопичувача. Для порівняння надійності відомих ЗП із загальним резервуванням комірок *RAID1* та надмірних в часі ЗП із роздільним резервуванням комірок визначимо ймовірності безвідмовної роботи першого і другого ЗП (P_{3n1} та P_{3n11}), які мають m дублюючих один одного накопичувачів по N комірок кожний n розрядності.

ЗП із загальним резервуванням комірок (ЗП1) безвідмовно працює, якщо:

- при m справних адресних ланцюгах (дешифраторах адреси) одночасно в кожній з N груп по m дублюючих один одного n – розрядних комірок справна, у крайньому разі, одна з m комірок тощо;

- при 1 справному дешифраторі адреси та $(m-1)$ відмовленим одночасно: кожна з N n – розрядних комірок відповідного накопичувача справна;

- при цьому одночасно повинні бути справними схеми контролю (схема *САП* і схеми *СП*).

Таким чином, ймовірність безвідмовної роботи *RAID1* (ЗП із загальним резервуванням комірок) дорівнює

$$P_{3n1} = P_{к1} \sum_{i=0}^{m-1} C_m^i P_e^{m-i} (1 - P_e)^i [1 - (1 - p^n)^{m-i}]^N \quad (1)$$

де p – ймовірність безвідмовної роботи розряду (чарунки) комірки; P_e – ймовірність безвідмовної роботи адресного ланцюга (дешифратора адреси); P_{kl} – ймовірність безвідмовної роботи схем контролю ЗП 1.

Надмірний в часі ЗП із роздільним резервуванням комірок (ЗП11) безвідмовно працює, якщо:

– при m справних дешифраторах адреси одночасно в кожній з N груп по m дублюючих один одного n - розрядних комірок є справним хоча б один з m розрядів тощо;

– при 1 справному дешифраторі адреси та $(m-1)$ відмовленими одночасно:

– кожна з N n - розрядних комірок відповідного накопичувача є справною;

– при цьому одночасно повинні бути справними схеми контролю (схеми САП, схема СП, схеми СПП та реєстри ДРС).

Таким чином, ймовірність безвідмовної роботи надмірного у часі ЗП11 із роздільним резервуванням комірок дорівнює

$$P_{zn11} = P_{k11} \sum_{j=0}^{m-1} C_m^j P_e^{m-j} (1 - P_e)^j [1 - (1 - p^n)^{m-j}]^{nN} \quad (2)$$

де P_{k11} – ймовірність безвідмовної роботи схем контролю ЗП 11.

Для ЗП, які представлені на рис.1 та 2 ($m = 2$), отримаємо, що підвищення ξ ймовірності безвідмовної роботи дорівнює

$$\xi(p) = \frac{P_{zn11}}{P_{zп1}} = \frac{(2 - p)^{nN} + 2 \frac{(1 - P_e)}{P_e}}{(2 - p^n)^N + 2 \frac{(1 - P_e)}{P_e}} \times \frac{P_{k11}}{P_{k1}} \quad (3)$$

Якщо уявити, що $P_{kl} \approx P_{k11}$ і $P_e \approx 0,99$, тоді залежність $\xi(p)$ для $n = 8, 16, 32, 64$ біт та $N = 0,5K; 1K$ ($K=1024$) у логарифмічному масштабі $lg\xi(p)$ представлені на рис.3.

Як бачимо, зі зростанням n та N величина ξ суттєво зростає і при цьому тим більше, чим менше p .

Висновки

Реалізація роздільного резервування комірок ЗП шляхом введення часової надмірності дозволяє значно підвищити ймовірність безвідмовної роботи ЗП ці-

ною незначного ускладнення апаратури та алгоритму функціонування контролера RAID1 ЗП.

Відносно підвищення ймовірності безвідмовної роботи ЗП зростає зі зменшенням надійності запам'ятовуючих елементів комірок та зі збільшенням ємності та розрядності комірок ЗП.

Може бути перспективним застосування часової надмірності також для RAID0, RAID5, RAID6, RAID10, RAID50 та RAID60.

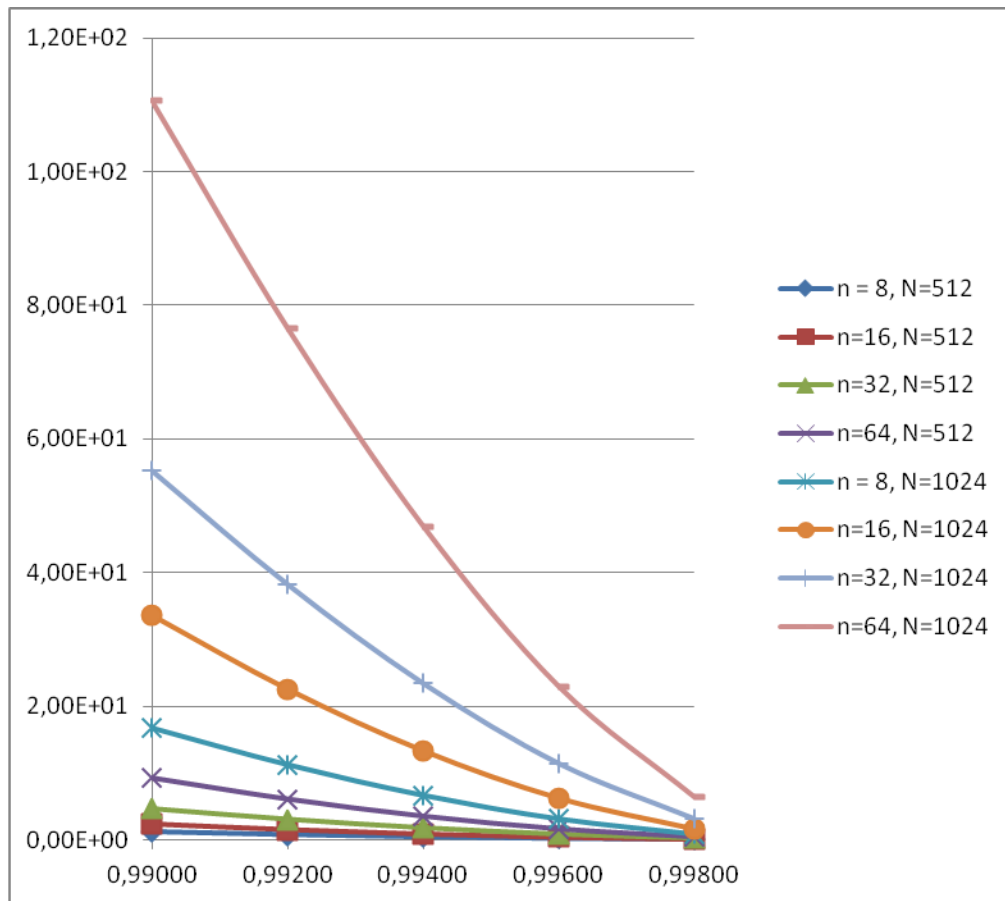


Рис. 3. Залежність $\zeta(p)$ для різних n та N

Такий RAID з часовою надмірністю, як і звичайний, повністю може бути реалізованим на програмних компонентах – драйверах (наприклад, в модулях ядра Linux або в ОС Windows NT4/2000/2003, в ОС FreeBSD, ОС OpenSolaris, ОС Solaris10), його впровадження досить дешево, але при цьому буде витрачатись частка потужності процесора на обслуговування RAID ЗП.

Список літератури

1. <http://www.thecus.ru/6/?solution=14>.
2. Winkler T. Two memory self – correcting system. Патент США №3544777.

3. Корнейчук В.И., Городний А.В., Небукин А.И. Запоминающее устройство. Авт. свід СРСР №385319.

Статтю подано до редакції 10.03.2015