

Мельник О.С., к.т.н.,
Козаревич В.О.,
Ходимчук Д.С.

КОМП'ЮТЕРНЕ МОДЕЛЮВАННЯ ПОСЛІДОВНОСИХ НАНОПРИСТРОЇВ

Національний авіаційний університет

melnyk.ols@gmail.com

Квантові коміркові автомати – наноелектронна технологія, що виникла відносно нещодавно, в якій значенням логічних станів відповідають не рівні напруги, як в мікроелектроніці, а позиції окремих електронів. Квантові комірки використовуються для конструювання усіх логічних наносхем та провідників. Робота присвячена комп'ютерному моделюванню цифрових автоматів на квантових комірках, до складу яких входять виключно мажоритарні елементи та інвертори. В роботі виконується моделювання квантових коміркових автоматів з використанням автоматизованої системи проектування QCADesiner

Ключові слова: квантовий комірковий автомат, мажоритарний елемент, послідовності нанопристрої, зони синхронізації провідників

Вступ

Квантово-термодинамічні обмеження поклали кінець традиційному масштабуванню КМОН елементів. Однак, почала приділятися увага до різноманітних нанотехнологій, що конкурують з традиційними КМОН-пристроями. Квантові коміркові автомати (КА) – одна з цих технологій, яка вперше описана у [1]. Фундаментальним елементом КА – є мажоритарний елемент [2]. Було показано, що ці елементи можуть бути використані як більш традиційні елементи, виконуючі також функції як: АБО чи І. Нижче розглядається комп'ютерне проектування послідовностних наноелектронних пристроїв на базі тривходових мажоритарних елементів (МЕ).

Аналіз останніх досліджень

Схемотехніка КА пропонує зовсім іншу систему елементів ніж традиційна КМОН-технологія, де поляризація, а не рівень напруги зберігає інформацію, а комірки є провідниками замість з'єднуючих проводів. Як показано на рис. 1, квантові автомати є діелектричними нанорозмірними квадратами, що містять чотири напівпровідникові квантові точки (острівці) в кожному куті [1, 2]. Два дода-

ткові електрони, що знаходяться в кожній комірці, можуть тунелювати від точки до точки в середині комірки, однак вони не можуть переміщуватись поза коміркою до сусідніх комірок. Два можливих види електронегативної поляризації, що можуть бути сформовані електронами, представляють собою логічні рівні «0» та «1», як показано на рис. 1.

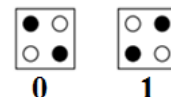


Рис. 1. Дві поляризації комірок на КА

На рис. 2. зображений нанопровідник на КА. В цьому прикладі, значення логічної «1» передається по провіднику. Навіть незначної поляризації в комірці достатньо, щоб повністю поляризувати сусідню комірку. Напрямок потоку інформації через елемент чи провідник регулюється чотиритактовою системою синхронізації, що створює чи знімає бар'єри між комірками.

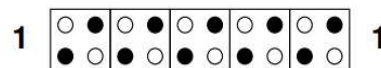


Рис. 2. Нанорівідник на КА

Базовим логічним елементом на КА є мажоритарний елемент, показаний на рис. 3, що створений з п'яти комірок. Три

з них - це входи елемента, позначені як x_2 , x_1 та x_0 . Центральна комірка реалізує логічну функцію мажоритарного вибору. Комірка, що залишилась і позначена f , виконує роль вихідної.

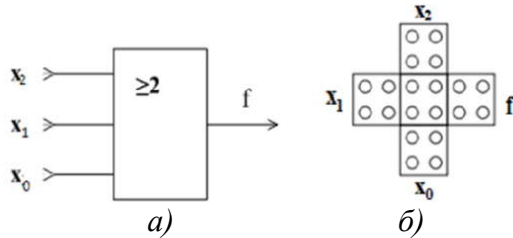


Рис. 3. Мажоритарний елемент: умовне позначення(а) та реалізація на КА(б)

Схема, наведена на рис.3, виконує мажоритарну та булеву тотожну функцію: $f = maj(x_2, x_1, x_0) = x_2x_1 \vee x_1x_0 \vee x_2x_0$. (1)

Інші булеві логічні елементи формуються шляхом фіксації поляризації одного з входів. Рис. 4 відображає елементи 2-І та 2-АБО, сформовані саме за вищенаведеним принципом.

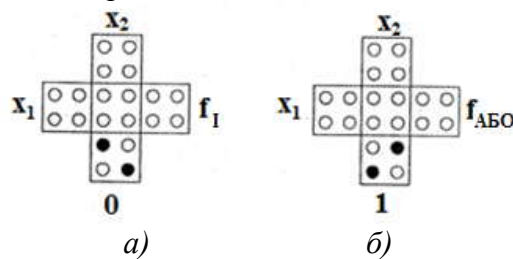


Рис. 4. Запрограмовані логічні елементи 2-І (а) та 2-АБО (б)

Заміна одного входу комірки з фіксованою поляризацією «0» програмує мажоритарний елемент на виконання логічної функції 2-І. Дійсно, спрощення рівняння (1) показує:

$$f_I = maj(x_2, x_1, 0) = x_2x_1,$$

Відповідно, замінюючи один з входів коміркою з фіксованою поляризацією «1», отримуємо логічний елемент 2-АБО:

$$f_{АБО} = maj(x_2, x_1, 1) = x_2 \vee x_1.$$

Комірки з фіксованою поляризацією створюються в процесі виготовлення КА, що усуває необхідність підтримання постійного струму через наносхему.

Синтез мажоритарних вузлів з пам'яттю

Мажоритарні нанопристрої з пам'яттю відрізняються від мажоритарних на-

нопристроїв комбінаційного типу наявністю ланцюгів зворотних зв'язків [3]. Такі вузли прийнято називати автоматами з пам'яттю. На рис. 5 наведена узагальнена схема автомата з пам'яттю, в якій:

$X = (x_0, x_1, \dots, x_n)$ – безліч вхідних сигналів;

$Y = (y_0, y_1, \dots, y_m)$ – безліч вихідних сигналів;

$q = (q_0, q_1, \dots, q_k)$ – безліч сигналів збудження;

$Q = (Q_0, Q_1, \dots, Q_s)$ – безліч внутрішніх станів.

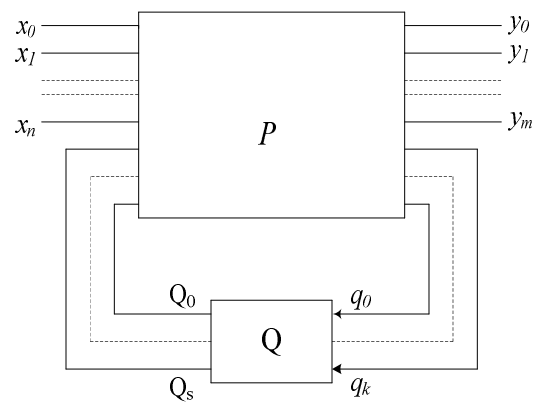


Рис. 5. Узагальнена схема автомата з пам'яттю

Мажоритарний нанопристрій з пам'яттю задається двома функціями: функцією переходів і функцією виходів. Функція переходів визначає стан нанопристрою в момент часу $t + 1$ залежно від стану нанопристрою і значень вхідних сигналів в момент часу t :

$$Q^{t+1} = \varphi(Q, X)^t \quad (2)$$

Функція виходів визначає залежність вихідних сигналів нанопристрою в момент часу t від стану вузла і значень вхідних сигналів в той же момент часу t :

$$Y^t = f(Q, X)^t \quad (3)$$

Якщо вихідні сигнали однозначно визначаються станами нанопристрою, то задавати функцію виходів немає необхідності. Співвідношення (2) і (3) задаються, виходячи з умов роботи пристроїв.

Мажоритарний нанопристрій з пам'яттю складається з елементарних автоматів, з'єднаних між собою визначеними логічними зв'язками. Завдання структур-

ного синтезу мажоритарних пристроїв з пам'яттю полягає у виборі відповідних елементарних автоматів і знаходженні оптимального способу їх з'єднання між собою, котрий забезпечував би економічне функціонування пристрою у відповідності з заданими умовами.

Функцією збудження прийнято називати залежність сигналу збудження елементарного автомата від внутрішніх станів всіх елементарних автоматів нанопристрою в момент часу t і від значень вхідних сигналів в той же момент часу t :

$$q^t = \eta(Q, X)^t.$$

Значення функції збудження для заданої таблиці переходів знаходиться по матриці переходів обраного елементарного автомата. Матрицею переходів називають залежність переходів елементарного автомата від його вхідних сигналів.

Алгоритм синтезу мажоритарних нанопристроїв з пам'яттю формують наступним чином:

- 1) визначити систему переходів і виходів заданого нанопристрою;
- 2) вибрати тип елементарного автомата;
- 3) скласти узагальнену таблицю переходів, виходів і функцій збудження заданого нанопристрою;
- 4) скласти вирази для функцій збудження і функцій виходів на підставі узагальненої таблиці;
- 5) перетворити отримані вирази для їх реалізації за допомогою МЕ;
- 6) скласти структурну схему нанопристрою на основі перетворених виразів.

Слідуючи викладеному алгоритму, проведемо синтез основних нанопристроїв, що мають зворотні зв'язки.

Синтез тригерів

При синтезі мажоритарних тригерів для економії обладнання доцільно в якості елементарного автомата використовувати МЕ, що суміщає логічні функції з функціями затримки. Матриця переходів МЕ як елемента затримки має наступний вигляд:

0	–	0	q	3
0	–	1	0	(4)
1	–	0	1	
1	–	1	1	

Зліва від матриці записані типи переходів.

Розглянемо порядок побудови тригерів з різною кількістю входів.

Тригер з рахунковим входом (Т-тригер)

Тригер з рахунковим входом повинен змінювати свій стан на протилежне з приходом кожного чергового вхідного сигналу. На підставі умов роботи і матриці переходів обраного елементарного автомата складемо узагальнену таблицю переходів і функції збудження Т-тригера (табл. 1).

Таблиця 1.

Використовуючи табл. 1, складемо вирази для функції збудження q :

$$q = \bar{x}_s Q_t \vee x_s \bar{Q}_t \quad (\text{по одиницях}),$$

$$q = (x_s \vee Q_t)(\bar{x}_s \vee \bar{Q}_t) = \overline{x_s \bar{Q}_t} (x_s \vee Q_t) \quad (\text{по нулях}).$$

Перетворимо отримані співвідношення для їх реалізації за допомогою МЕ:

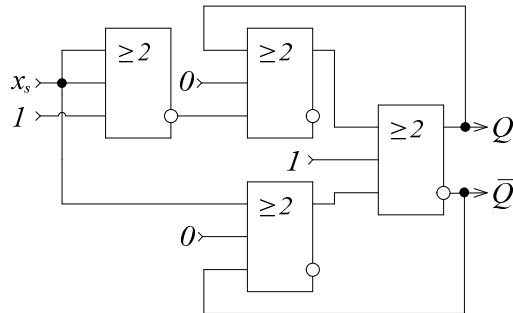
$$q = \text{maj}(\text{maj}(\bar{x}_s, Q_t, 0), \text{maj}(x_s, \bar{Q}_t, 0), 1) \quad (5)$$

$$q = \text{maj}(\text{maj}(\overline{x_s \bar{Q}_t}, 0), \text{maj}(x_s, Q_t, 1), 0) \quad (6)$$

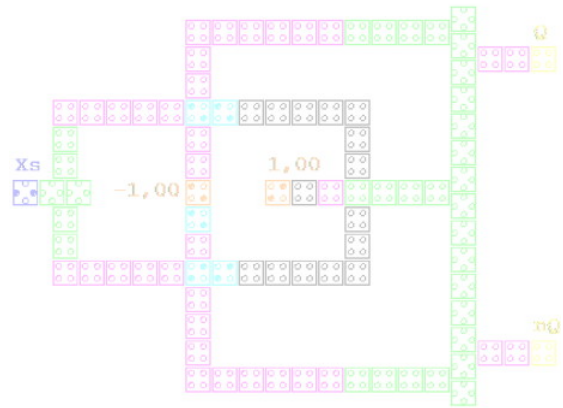
Структурні схеми тригерів двох модифікацій з рахунковими входами, побудовані відповідно до рівнянь (5) і (6), показані на рис. 6 а і 7 а. На рис. 6 б, в та рис. 7 б, в наведені наносхеми на КА цих тригерів, які спроектовані на планшетному полі системи автоматизованого проектування (САПР) *QCA Designer* [4], і ре-

зультат моделювання відповідних часових характеристик.

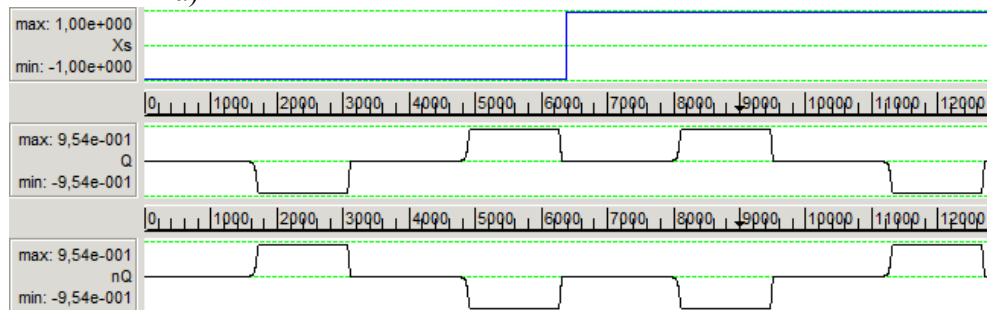
Позитивним імпульсом логічних одиниць відповідають позитивні поляризації $+P=1$, а негативним логічним нулям – від’ємні поляризації $-P=0$.



а)

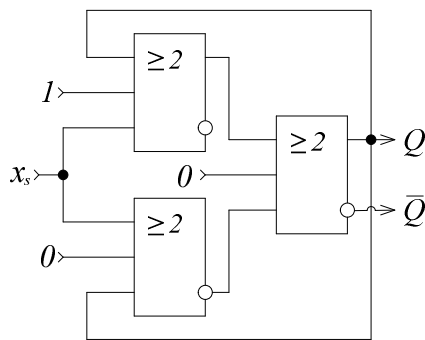


б)

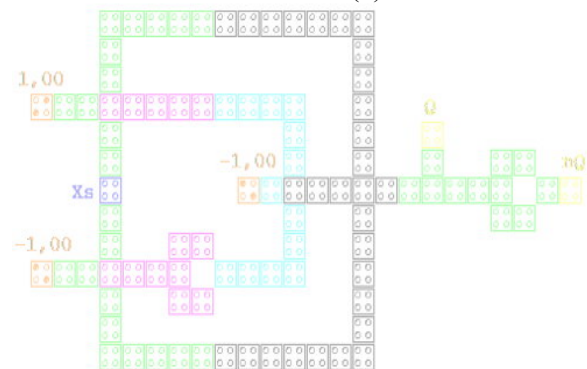


в)

Рис. 6. Т-тригер (модифікація 1): схема на мажоритарних елементах (а), наносхема на квантових автоматах (б) та моделювання сигналів логічних станів (в)



а)



б)

Рис. 7. Т-тригер (модифікація 2): схема на мажоритарних елементах (а), наносхема на квантових автоматах (б)

RS-тригер

Тригер з роздільними входами має вхід для установки в стан «1» і вхід для установки в стан «0». Функції переходів і збудження тригера з роздільними входами наведено в табл. 2.

Таблиця 2.

x_1	x_0	Q_i	Q_{i+1}	q
0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	0	0
1	0	0	1	1
1	0	1	1	1

1'	1'	0	-	a_1
1'	1'	1	-	a_2

При заборонених комбінаціях вхідних сигналів (відзначених в табл. 2. штрихами) функція збудження може приймати довільне значення (a_1, a_2). Залежно від конкретних значень невизначених коефіцієнтів a_1 і a_2 можна отримати кілька варіантів схем тригерів з роздільними входами:

$$1. a_1 = 1, a_2 = 0,$$

$$q = \bar{x}_1 \bar{x}_0 Q_t \vee x_1 \bar{x}_0 \bar{Q}_t \vee x_1 \bar{x}_0 Q_t \vee x_1 x_0 \bar{Q}_t =$$

$$= x_1 \bar{Q}_t \vee \bar{x}_0 Q_t$$

$$q = maj(maj(x_1, \bar{Q}_t, 0), maj(\bar{x}_0, Q_t, 0), 1). \quad (7)$$

Структурна схема тригера з роздільними входами, побудована відповідно до рівняння (7), показана на рис. 8 а.

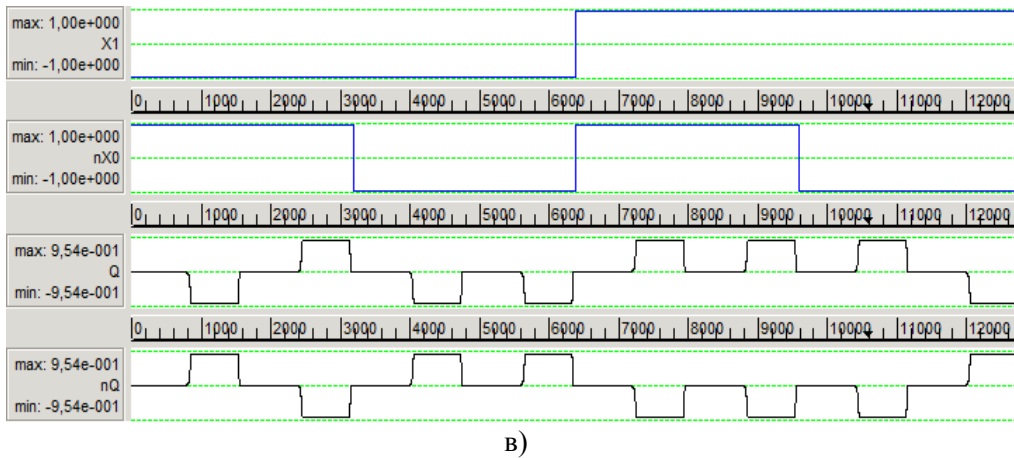
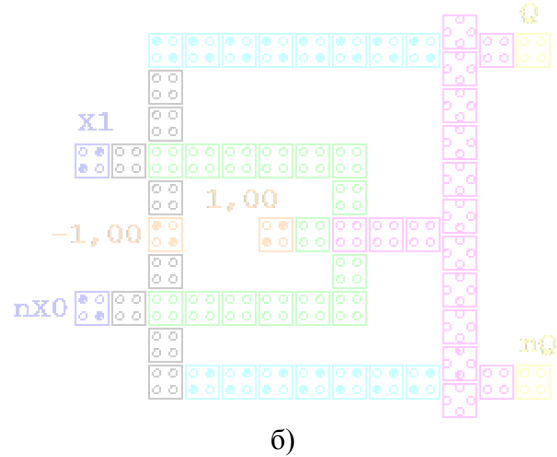
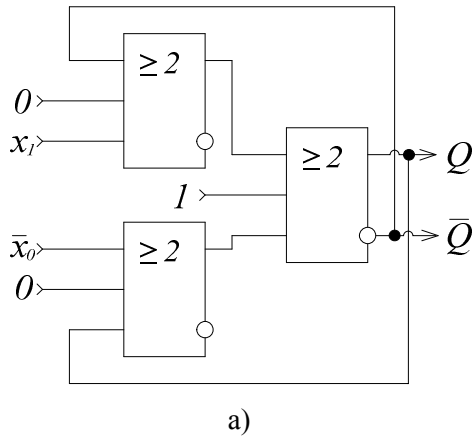


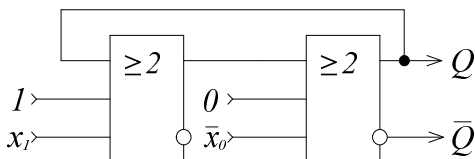
Рис. 8. RS-тригер (модифікація 1): схема на мажоритарних елементах (а), наносхема на квантових автоматах (б) та моделювання сигналів логічних станів (в)

$$2. a_1 = a_2 = 0,$$

$$q = \bar{x}_1 \bar{x}_0 Q_t \vee x_1 \bar{x}_0 \bar{Q}_t \vee x_1 \bar{x}_0 Q_t = \bar{x}_0 (x_1 \vee Q_t),$$

$$q = maj(maj(x_1, \bar{Q}_t, 0), maj(\bar{x}_0, Q_t, 0), 1) \quad (8)$$

Другий варіант схеми тригера з роздільними входами наведено на рис. 9, а.



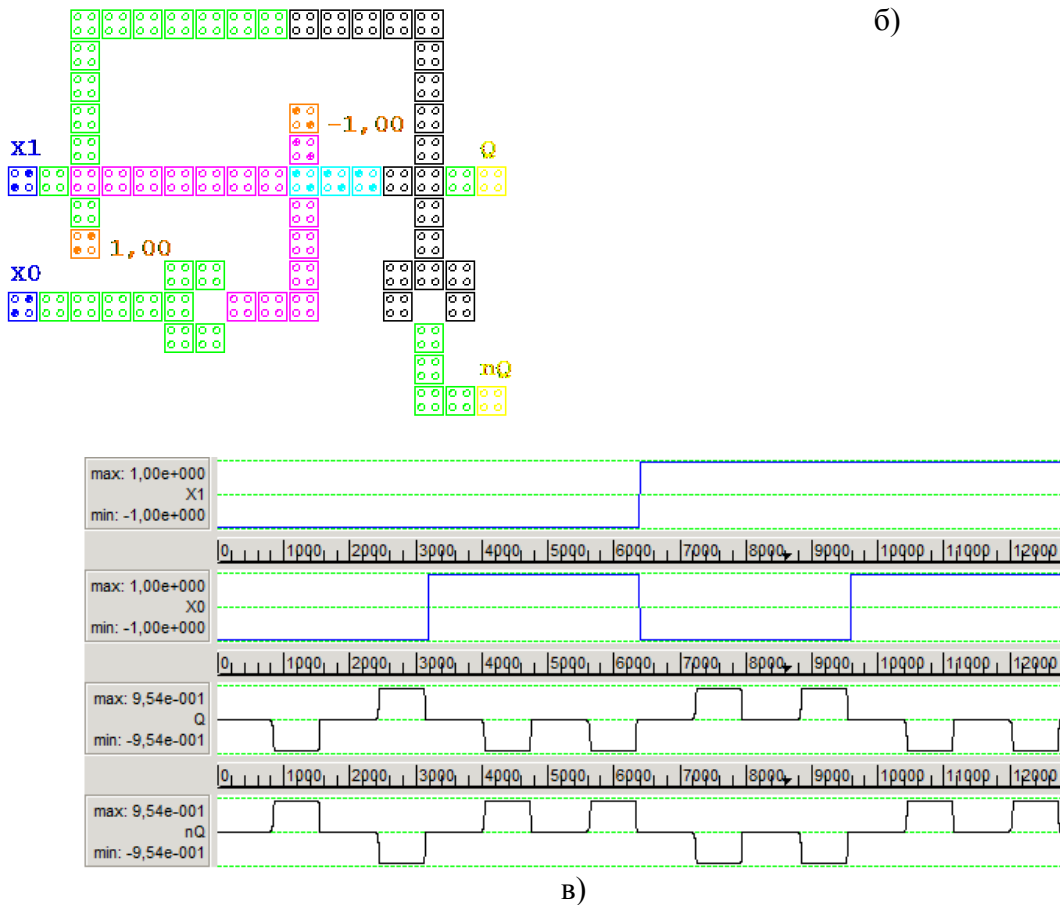


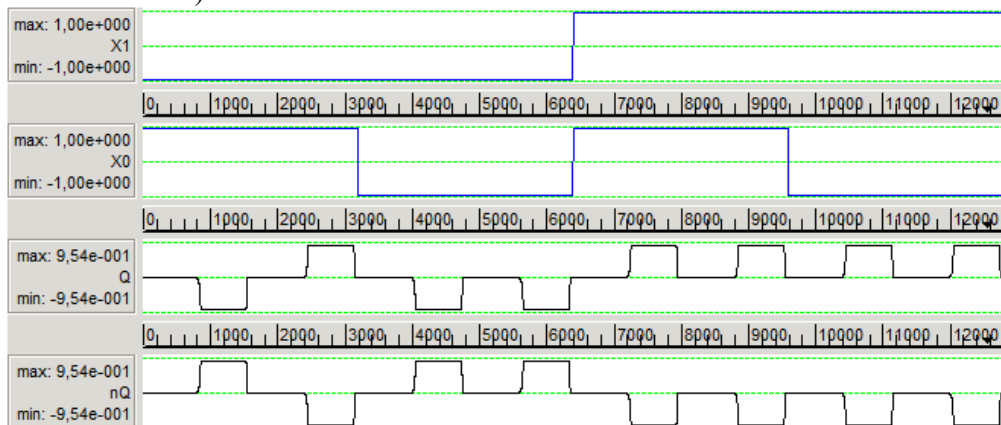
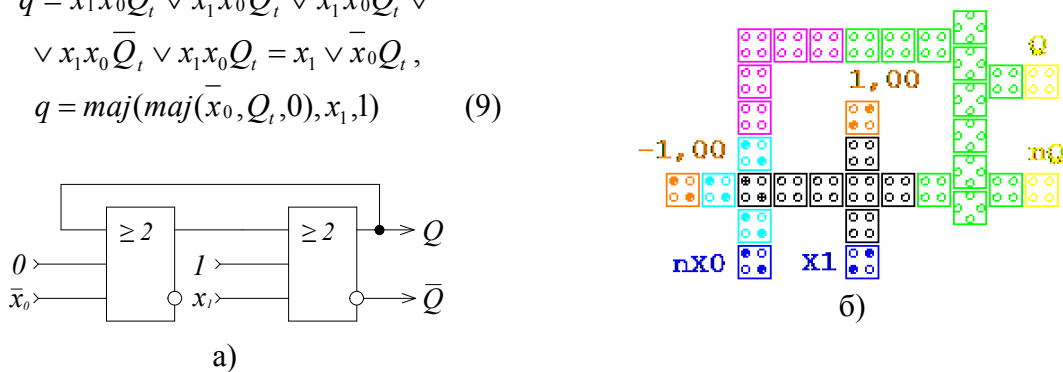
Рис. 9. RS-тригер (модифікація 2): схема на мажоритарних елементах (а), наносхема на квантових автоматах (б) та моделювання сигналів логічних станів (в)

3. $a_1 = a_2 = 1$,

$$q = \bar{x}_1 \bar{x}_0 Q_t \vee x_1 \bar{x}_0 \bar{Q}_t \vee x_1 \bar{x}_0 Q_t \vee x_1 x_0 \bar{Q}_t \vee x_1 x_0 Q_t = x_1 \vee \bar{x}_0 Q_t,$$

$$q = maj(maj(\bar{x}_0, Q_t, 0), x_1, 1) \quad (9)$$

Третій варіант схеми RS -тригера показаний на рис. 10 а.



в)

Рис. 10. RS-тригер (модифікація 3): схема на мажоритарних елементах (а), наносхема на квантових автоматах (б) та моделювання сигналів логічних станів (в)

4. $a_1 = 0, a_2 = 1,$

$$q = \bar{x}_1 \bar{x}_0 Q_t \vee x_1 \bar{x}_0 \bar{Q}_t \vee x_1 \bar{x}_0 Q_t \vee x_1 x_0 Q_t =$$

$$= x_1 \bar{x}_0 \vee \bar{x}_0 Q_t \vee x_1 Q_t,$$

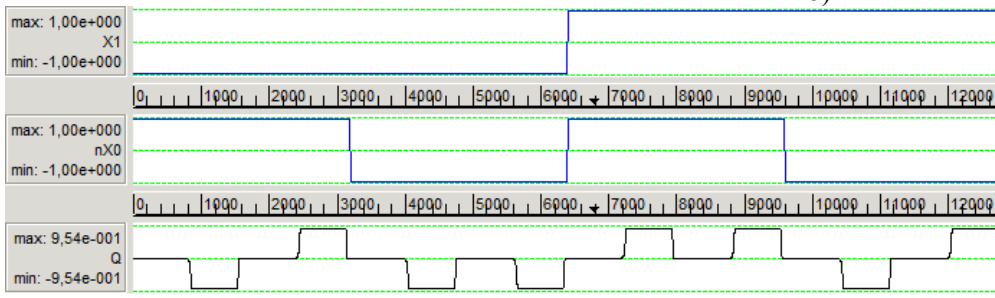
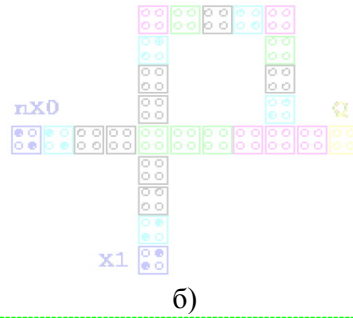
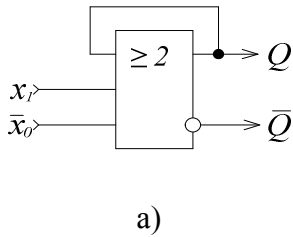
$$f_{x_1 x_0} = \bar{x}_1 Q_t \vee x_1 Q_t = Q_t,$$

$$f_{x_1 \bar{x}_0} = x_1 \vee x_1 Q_t = x_1,$$

$$q = \text{maj} \begin{pmatrix} \text{maj}(x_1, x_0, x_1), \\ \text{maj}(\bar{x}_1, \bar{x}_0, x_1), \\ Q_t \end{pmatrix},$$

$$q = \text{maj}(x_1, \bar{x}_0, Q_t). \quad (10)$$

Схема тригера з розділними входами, побудована у відповідності з рівнянням (10), наведена на рис. 11 а.



в)

Рис. 11. RS-тригер (модифікація 4): схема на мажоритарних елементах (а), наносхема на квантових автоматах (б) та моделювання сигналів логічних станів (в)

Регістр паралельної дії на RS - тригерах

Регістр паралельної дії без ланцюгів зсуву, призначений для прийому і зберігання паралельного коду числа, являє собою простий набір тригерів з розділними

входами. На рис. 12 показана схема регістра з парафазними входами на тривходових мажоритарних елементах. Для роботи регістра з парафазними входами не потрібно попередньої установки його в стан "0".

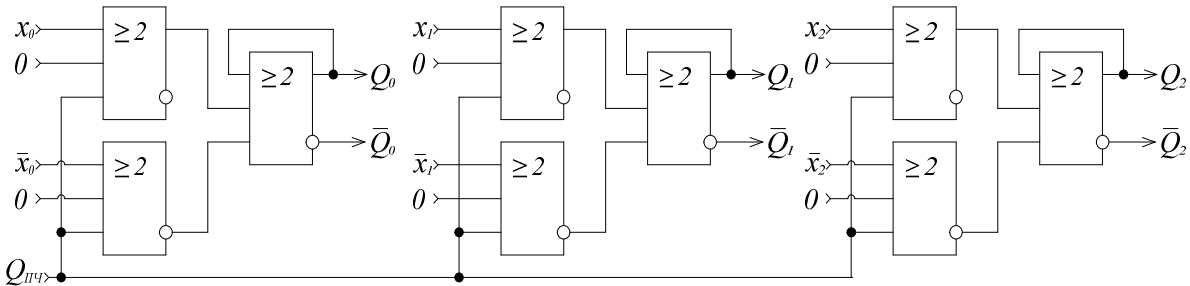


Рис. 12. Структурна схема регістра з парафазними входами

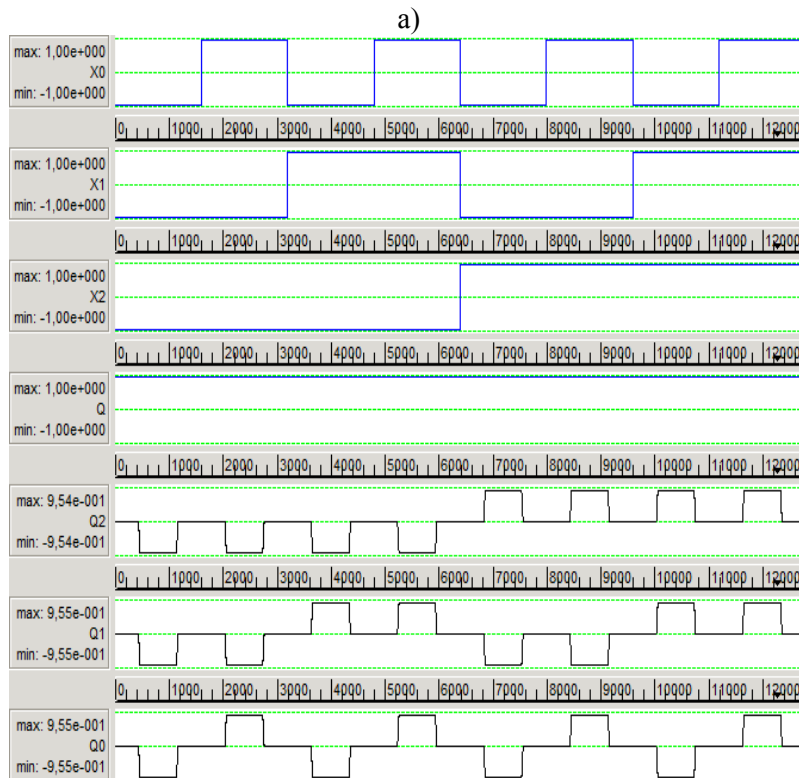
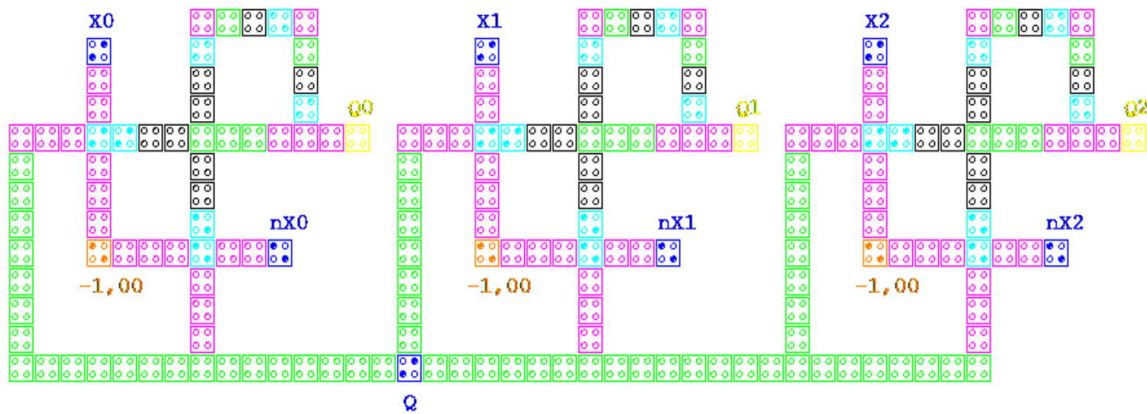


Рис. 13. Наносхема регістра з парафазними входами на квантових автоматах (а) та моделювання сигналів логічних станів (б)

Загальна кількість квантових комірок квантових автоматів (КА) наносхеми регістра складає: 188 КА. Розміри квантових комірок квантових автоматів: 18×18 нм. Відстань між центрами квантових комірок квантових автоматів дорівнює 20 нм. Діаметри квантових острівців 5 нм.

Загальні розміри регістра паралельної дії складають: 220×762 нм.

Висновки

Виконане комп'ютерне проектування нанопристроїв з пам'яттю. Використання багаторівневого перетинання провідників дозволяє уникнути проблем ком-

планарного перетину. Моделювання виконане в такий спосіб, що виходи перебувають в останній четвертій тактовій зоні, а це відповідає фазі спокою після фази в якій проводилися останні обчислення. Визначено, що необхідно три повних тактових цикли для завершення операції перемикання. Досягнута мета проектування надійного розшарування наносхем послідовного типу і підвищення їх експлуатаційної надійності, але наявність недоліків і дефектів, пов'язаних з молекулярною технологією виготовлення квантових комірок квантових автоматів, потребує подальшої роботи в цьому напрямку.

Список літератури

1. Lent C.S. Quantum cellular automata / Lent C.S., Tougaw P.D. // Nanotechnology, vol. 4, no. 1, - January 1993 P. 49-57.
2. Melnyk. O.S. Programmable nanoelectronics gates / Melnyk. O.S., Trokhimenko. N.V., Onyschuk. O.V. // Electronics and Control Systems, no. 4, 2013, P. 68-73.
3. Пакулов Н.Н. Мажоритарный принцип построения надежных узлов и устройств ЦВМ / Пакулов Н.Н. – М.: Сов. радио – 1974.
4. Walus K. QCADesiner: A CAD Tool for an Emerging Nano-Technology / Walus, K. // Micronet Annual Workshop – 2003.

Статтю подано до редакції 4.11.2014