

Мельник О. С., к.т.н., доц.,
Козаревич В. О.
Івахнюк В. В.

АВТОМАТИЗОВАНЕ ПРОЕКТУВАННЯ ОДНОЕЛЕКТРОННИХ НАНОСХЕМ

Національний авіаційний університет

melnik.ols@gmail.com

Запропоновано наносхему на базі одноелектронних транзисторів з використанням п'яти-входового мажоритарного елемента для комп'ютерного моделювання повного однорозрядного суматора

Ключові слова: наноелектроніка, одноелектронні схеми, мажоритарні елементи

Вступ

Одноелектронні тунелюючі пристрої (ОТП) використовують ефект квантованості заряду. Таким чином, одноелектронна технологія має справу з контролем, використанням і розміщенням одного електрона або їх малої сукупності. Фундаментальним в цій технології є вже досліджений принцип тунелювання електронів крізь кулонівську блокаду [1]. Малий розмір, низьке живлення і розсіювання енергії ОТП схем робить їх потенційно ефективними для використання в логічних наносхемах і елементах пам'яті. Декілька одноелектронних схем було запропоновано в наукових літературних виданнях: одноелектронні арифметикологічні пристрої [2], інвертори, мажоритарні та логічні елементи [3]. Був продемонстрований одноелектронний напівсуматор, створений з використанням прохідних транзисторів. Вже давно зазначено на необхідності комп'ютерного моделювання одноелектронних пристроїв [4]. Створено декілька систем автоматизованого проектування (САПР) для моделювання одноелектронних наносхем [5]. САПР створює високоефективні логічні наноконпоненти.

Одноелектронні наносхеми

Одноелектронна схема складається з острівців, тунельних переходів, ємностей і джерел енергії. Острівці відповідно з'єднані з тунельними переходами, ємно-

стями та джерелами енергії. Базовий принцип [1] зазначає, що енергія, необхідна для подолання кулонівської блокади і для зарядки електроном острівця, визначається за формулою:

$$E_C = \frac{e^2}{2C_i}, \quad (1)$$

де C_i – це ємність острівця, а e – заряд електрона. Електрони тунелюють незалежно від острівця до острівця по тунельним переходам. Щоб бути певним у тому, що електрон залишиться на острівці, опір тунельних переходів має бути більшим за фундаментальний квантовий опір R_q :

$$R_T > R_q = \frac{h}{e^2} \cong 25813 \text{ Ом}, \quad (2)$$

де h – це стала Планка.

Щоб моделювати тунелювання електронів з острівця на острівець на одній одноелектронній схемі, необхідно визначити ймовірності всіх можливих тунельних подій. Ймовірність тунелювання під час ймовірної тунельної події залежить від зміни заряду вільної енергії наносхеми, яку викличе дана подія. Вільна енергія F одноелектронної наносхеми – це різниця між електростатичною енергією U , накопиченою у конденсаторах, і роботою, що виконана джерелами енергії схеми W :

$$F = U - W. \quad (3)$$

Електростатична енергія виражається як:

$$U = \frac{1}{2}(q, V) \left(\frac{V}{Q} \right), \quad (4)$$

де, q та V – це невідомі компоненти заряду острівця і мережевої напруги живлення, відповідно, і Q та V – це відомі компоненти заряду острівця і напруги мережі. Робота, виконана джерелами енергії, визначається як:

$$W = \sum_n \int V_n(t) i_n(t) dt, \quad (5)$$

де $V_n(t)$ – це напруга n -го джерела напруги, та $i_n(t)$ – струм, що проходить через це джерело.

Ймовірність тунелювання Γ для звичайної тунельної події знаходиться як:

$$\Gamma = \frac{\Delta F}{e^2 R_T \left(1 - \exp\left(-\frac{\Delta F}{kT}\right) \right)}, \quad (6)$$

де ΔF – це зміна вільної енергії, спричинена звичайною тунельною подією, R_T – це опір тунельного переходу, через який переходить електрон, і kT – це теплова енергія (k – стала Больцмана, а T – температура). Тоді як ймовірності тунелювання всіх можливих тунельних подій відомі, подія, що відбувається, визначається методом Монте-Карло та експоненціальним розподілом тунельних подій. Час протікання події визначається:

$$\Delta t = -\frac{\ln(r)}{\Gamma}, \quad (7)$$

де r – це відповідно розподілене випадкове число в інтервалі $[0,1]$. У чередуванні усіх можливих подій тунелювання, відбувається саме та, що є найшвидшою.

Одноелектронний мажоритарний елемент

Модель схеми п'ятивходового мажоритарного елемента [6] на базі одноелектронних переходів побудована за до-

$$\begin{aligned} maj(x_1, x_2, x_3, x_4, x_5) &= x_1 x_2 x_3 \vee \\ &\vee x_1 x_2 x_4 \vee x_1 x_2 x_5 \vee x_1 x_3 x_4 \vee x_1 x_3 x_5 \vee \\ &\vee x_1 x_4 x_5 \vee x_2 x_3 x_4 \vee x_2 x_3 x_5 \vee x_2 x_4 x_5 \vee \\ &\vee x_3 x_4 x_5 = x_1 \# x_2 \# x_3 \# x_4 \# x_5. \end{aligned}$$

помогою САПР SIMON [5], як показано на рис. 1.

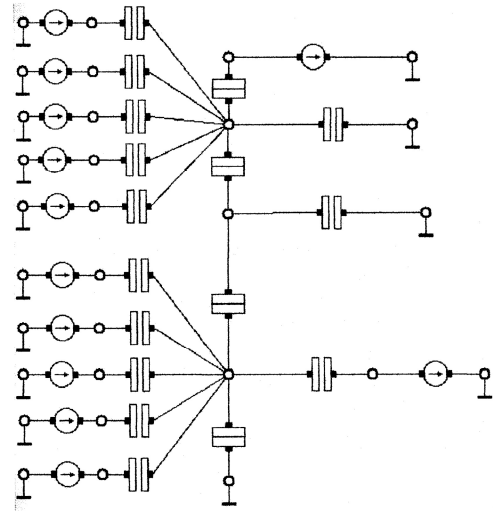


Рис. 1. П'ятивходовий одноелектронний мажоритарний елемент

Зображений елемент може бути перетворений на тривходовий мажоритарний елемент [5], якщо подати «нуль» на один з його входів і «одиницю» на інший:

$$maj(x_1, x_2, x_3, 1, 0) = maj(x_1, x_2, x_3) \quad (8)$$

Синтез однорозрядного суматора на п'ятивходовому мажоритарному елементі

Мажоритарний елемент з п'ятьма або більше входами є найраціональнішим при синтезі складних логічних схем, тому що такі мажоритарні елементи мають найбільшу функціональність. Однак збільшення кількості входів більше п'яти при використанні одноелектронних транзисторів призводить до серйозного ускладнення вхідних схем мажоритарних пристроїв і до неточних результатів в послідовності вхідних сигналів і розподілі опорів.

Мінімальна кількість доданків вихідної функції п'ятивходового мажоритарного елемента дорівнює числу комбінацій з п'яти по три [6]:

$$\begin{aligned} maj(x_1, x_2, x_3, x_4, x_5) &= x_1 x_2 x_3 \vee \\ &\vee x_1 x_2 x_4 \vee x_1 x_2 x_5 \vee x_1 x_3 x_4 \vee x_1 x_3 x_5 \vee \\ &\vee x_1 x_4 x_5 \vee x_2 x_3 x_4 \vee x_2 x_3 x_5 \vee x_2 x_4 x_5 \vee \\ &\vee x_3 x_4 x_5 = x_1 \# x_2 \# x_3 \# x_4 \# x_5. \end{aligned} \quad (9)$$

На одному мажоритарному елементі з п'ятьма входами і одним неінвертуючим виходом можливо реалізувати до 128 різноманітних логічних функцій і тільки 16 логічних функцій на мажоритарному елементі з трьома входами і одним виходом (табл. 1).

Існує великий клас наносхем, який повністю реалізується на універсальних мажоритарних елементах з прямими і комплементарними виходами без використання постійних логічних рівнів напруги, тобто в мажоритарному базисі. Кількість наносхем цього класу дорівнює $N_3 = 2^{(2^n-1)}$, де 2^{2^n} – загальна кількість булевих функцій n аргументів [6]. Таким чином, на одному триходовому з двома виходами мажоритарному елементі може

бути побудовано $N_3 = 2^{(2^3-1)} = 2^4 = 16$ наносхем, а на п'ятиходовому – $N_5 = 2^{16} = 65536$ наносхем.

При цьому наносхеми, реалізовані на мажоритарних елементах, суттєво простіші аналогічних мікросхем, побудованих на базі традиційних логічних елементів І, АБО, НІ чи на базі любого функціонально повного набору. Так, наприклад, функція

$$f = x_1(\bar{x}_2 \vee \bar{x}_3 \vee \bar{x}_4) \vee \bar{x}_2 \bar{x}_3 \bar{x}_4 \quad (10)$$

реалізується згідно з першим рядком табл.1 на одному п'ятиходовому мажоритарному елементі:

$$\begin{aligned} \text{maj}(x_1, x_1, \bar{x}_2, \bar{x}_3, \bar{x}_4) &= \\ &= x_1(\bar{x}_1 \vee \bar{x}_3 \vee \bar{x}_4) \vee \bar{x}_2 \bar{x}_3 \bar{x}_4. \end{aligned}$$

Таблиця 1. Базові функції п'ятиходового мажоритарного елемента

Аргументи функцій	Булева мінімізація функцій	Кількість функцій цього типу
x_1, x_2, x_3, x_4, x_5	$x_1x_2x_3 \vee x_1x_2x_4 \vee x_1x_2x_5 \vee x_1x_3x_4 \vee x_1x_3x_5 \vee x_2x_3x_4 \vee x_2x_3x_5 \vee x_2x_4x_5 \vee x_3x_4x_5 \vee x_1x_4x_5$	32
$x_1, x_2, x_3, x_4, 0$	$x_1x_2x_3 \vee x_1x_2x_4 \vee x_1x_3x_4 \vee x_2x_3x_4$	16
$x_1, x_2, x_3, x_4, 1$	$x_1x_2 \vee x_1x_3 \vee x_1x_4 \vee x_2x_3 \vee x_2x_4 \vee x_3x_4$	16
x_1, x_2, x_3, x_4, x_4	$x_1x_4 \vee x_2x_4 \vee x_3x_4 \vee x_1x_2x_3$	24
$x_1, x_2, x_3, x_3, 0$	$x_1x_3 \vee x_2x_3$	12
$x_1, x_2, x_3, x_3, 1$	$x_1x_2 \vee x_3$	12
$x_1, x_2, x_3, 0, 0$	$x_1x_2x_3$	8
$x_1, x_2, x_3, 1, 1$	$x_1 \vee x_2 \vee x_3$	8
x_1, x_2, x_3	$x_1x_2 \vee x_2x_3 \vee x_1x_3$	8
$x_1, x_2, 0$	x_1x_2	4
$x_1, x_2, 1$	$x_1 \vee x_2$	4

У всіх аргументів може бути присутнім або відсутнім знак заперечення.

Для реалізації функції (10) на логічних елементах булевого базису потрібно два елемента АБО, два елементи І та три елементи НІ.

$$\begin{aligned} \text{maj}(\bar{x}_1, \bar{x}_2, \bar{x}_3, 0, 0) &= \bar{x}_1 \bar{x}_2 \bar{x}_3, \\ \text{maj}(x_1, x_2, x_3, 1, 1) &= x_1 \vee x_2 \vee x_3. \end{aligned} \quad (11)$$

Можливо побудувати найраціональнішу схему однорозрядного суматора, використовуючи п'ятиходовий мажоритарний елемент [6].

Таблиця 1 показує, що тривходові логічні елементи «І» та «АБО» створені на п'ятиходовому мажоритарному елементі з постійними значеннями на двох входах виконують функції ЗІ-НІ та ЗАБО:

Справді, можна побачити з табл.1, що $x_4 = x_5 = \bar{C}$, де C – код переносу. Тоді сума дорівнює:

$$\begin{aligned}
 S &= \text{maj}(x_1, x_2, x_3, \bar{C}, \bar{C}) = x_1 \# x_2 \# x_3 \# \bar{C} \# \bar{C} = \\
 &= x_1 \bar{C} \vee x_2 \bar{C} \vee x_3 \bar{C} \vee x_1 x_2 x_3 = \\
 &= \bar{C}(x_1 \vee x_2 \vee x_3) \vee x_1 x_2 x_3, \\
 C &= x_1 x_2 \vee x_1 x_3 \vee x_2 x_3.
 \end{aligned}
 \tag{12}$$

Ці рівняння повністю співпадають з рівняннями для суми S та переносу C однорозрядного суматора [6]. Структурна схема однорозрядного суматора, побудованого на одному п'ятиходовому і одному тривходовому мажоритарних елементах, зображена на рис. 2.

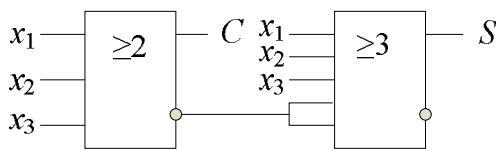


Рис. 2. Наносхема однорозрядного суматора

Результати моделювання однорозрядного суматора

На рис. 3 показані часові діаграми моделювання суматора за допомогою САПР SIMON [5-6].

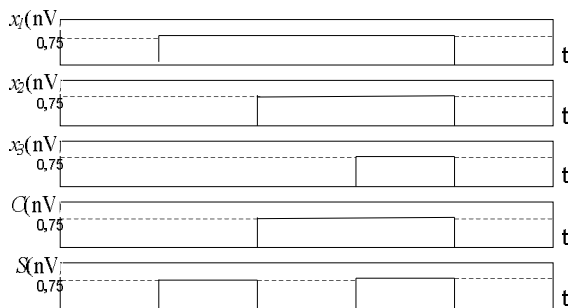


Рис. 3. Часові характеристики моделювання одноелектронного суматора

Висновки

Сучасний стан САПР та наноелектроніки дозволяє проектувати одноелектронні арифметико-логічні пристрої з мінімальною кількістю наноконпонентів.

Список літератури

1. Likharev K. K. 1999. Single-electron devices and their application. *Proc. Of IEEE* 87. P.606–632.
2. Zardalidis G. T. 2002. A single-electron half-adder. *Microelectronics journal* no. 33. P. 265–269.
3. Amir Sahafi, Keivan Navi, “A novel five-input configurable cell based on single electron transistor minority gates”.
4. Young M. 1999. *The Technical Writer’s Handbook*. Mill Valley, CA: University Science.
5. Wasshuber C. 1997. SIMON – A simulator for single-electron tunnel and circuits. *IEEE Trans. On Computer aided design*, 16. P. 937–944.
6. Пакулов Н. И. Мажоритарный принцип построения надежных узлов и устройств ЦВМ/Н. И. Пакулов. – М.: Сов. радио, 1974, – 184 с.

Статтю подано до редакції 2.04.2014