

ВЫСОКОПРОИЗВОДИТЕЛЬНЫЕ РЕКОНФИГУРИРУЕМЫЕ КОМПЬЮТЕРЫ НА БАЗЕ FPGA

Институт кибернетики им. В.М. Глушкова НАН Украины

Выполнен анализ этапов эволюции технологии реконфигурируемого компьютеринга, которая является основой для построения высокопроизводительных реконфигурируемых компьютеров на базе кристаллов FPGA

Введение

В настоящее время все более широкое распространение получает технология реконфигурируемого компьютеринга (*Reconfigurable Computing, RC*), хотя сама идея адаптации аппаратного обеспечения под конкретную задачу была предложена в 1959 году американским физиком и математиком Джоном Паста. Через год, в 1960 году, Джеральд Эстрин (Калифорнийский Университет Беркли) выступил на известной в те годы конференции *Western Joint Computer Conference* с докладом «*Organization of computer system: the fixed plus variable structure computer*» [1]. Цель работы состояла в разработке вычислительных систем, отличающихся от традиционных тем, что они представляли собой набор модулей для сборки специализированных компьютеров под определенную задачу. Впоследствии была предпринята попытка создать модульный комплект, из которого можно было бы собирать реконфигурируемые компьютеры, но микроэлектронная технология начала 60-х годов оказалась не готовой к таким новациям, однако теоретические основы были сформулированы. А воплощение технологии реконфигурируемого компьютеринга в реальные проекты стало возможным только с появлением современных программируемых логических интегральных схем (ПЛИС) типа *FPGA* (*Field Programmable Gate Array*) высокой степени интеграции. Подобно тому, как фирма *Apple* явилась родоначальницей персональных компьютеров, фирма *Xilinx* [2] в начале 80-х годов прошлого века первой начала массовый выпуск коммерческих кристаллов *FPGA*, которые про-

шли путь от простых матриц сложностью 800 логических вентилях до мощных матриц, имеющие несколько миллионов вентилях на кристалле.

Эволюция реконфигурируемых компьютеров

Развитие технологии ПЛИС и архитектур современных компьютеров и систем всех классов стало основой интенсивного совершенствования технологии *RC* и расширения сфер ее применения благодаря простоте проектирования средств компьютерной техники на ее основе, обеспечению возможности эффективной проблемной ориентации, адаптации к изменению целевых функций и внешней среды в реальном времени. Кроме всего прочего архитектурная гибкость является главным показателем внутреннего интеллекта и эффективности компьютерной системы, что касается в равной степени как *hardware*, так и *software*.

RC является результатом эволюции компьютерных систем. В ходе эволюции компьютерные системы, прежде всего их процессорная компонента, совершенствовались именно в направлении обеспечения гибкости (адаптивности) базовой архитектуры, что, в свою очередь, стало ответом на требования проблемной ориентации компьютерной техники как средства повышения их эффективности в конкретных приложениях [3].

Исторически важным этапом на этом пути было появление микропрограммных процессоров, ЭВМ и систем. Микропрограммирование стало инструментом, упрощающим процесс проектирования. Его главные особенности: регулярная структура хранимой в памяти ло-

гики управления, удобство верификации и отладки программ. При этом особо следует отметить средства динамического программирования, обеспечивающие смену микропрограмм при модернизации и переориентации компьютерной системы (после ее изготовления).

Второй этап эволюции – создание эмулирующих компьютерных систем, обладающих способностью видоизменения и полной смены внутреннего языка.

Третий этап связан с многоуровневыми системами микропрограммного управления и мультиоперационными однокристальными микропроцессорами для создания микроЭВМ (например, «Электроника С5-01»).

Одним из подходов для повышения производительности средств компьютерной техники является сочетание конвейеризации и параллелизма. Если имеет место частое изменение выполняемых функций вплоть до новой функции при каждом новом исполнении, имеет место конвейер с *динамической* конфигурацией. Данный подход реализован в технологии *RC*. Параллелизм предполагает переход от однопроцессорных систем к многопроцессорным вычислительным системам (МПС), распараллеливание процессов обработки информации, как на уровне процессоров, так и на уровне выполнения элементарных операций внутри процессоров, а также в аппаратной реализации алгоритмов задачи, либо его компонентов.

Возможность программирования каналов связи между процессорами системы позволяет по существу программировать архитектуру МПС так, чтобы она соответствовала решаемой задаче и обеспечивала естественное распараллеливание процесса переработки информации. Это позволяет значительно упростить распределение вычислений между процессорами, повысить эффективность загрузки оборудования и вычислительную мощность системы и увеличить скорость работы МПС.

Кроме программирования структуры процессоров в МПС, которые имеют

развитую систему коммутации, возможно программирование отдельных каналов связи между процессорами, а также между процессорами и памятью. Программирование коммутации открывает широкие возможности перестройки архитектуры МПС с целью наилучшего отображения структуры задачи в многопроцессорную структуру и наиболее эффективного распараллеливания процесса ее решения.

Введение наряду с традиционным *процедурным программированием* (в языках высокого уровня, машинных операций и микроопераций) программирования структуры и архитектуры систем открывает переход к перспективному многоуровневому программированию [4].

Наиболее характерным является двухуровневое программирование, включающее программирование структуры процессоров на выполнение макроопераций и программирование архитектуры МПС на реализацию той или иной задачи. На первом уровне осуществляется программирование каждого процессора на выполнение необходимой макрооперации, выбираемой из заданного множества макроопераций в соответствии с операциями, описывающими решаемую задачу. А затем на втором уровне осуществляется программирование архитектуры МПС путем настройки необходимых каналов связи в соответствии, например, со связями системы уравнений, описывающей решаемую задачу. Программирование при этом становится адекватным решаемой задаче. Одновременно обеспечиваются широкие возможности распараллеливания, а также разделения аппаратных ресурсов МПС между многими пользователями.

Современные кристаллы *FPGA* определили *новый этап* эволюции, связанный с созданием высокопроизводительных реконфигурируемых компьютеров (*High-Performance Reconfigurable Computer, HPRC*). *HPRC* – это параллельные вычислительные системы, содержащие несколько микропроцессоров и *FPGA*. Отличие реконфигурируемого компьюте-

ра от традиционного заключается в том, что его структура не является фиксированной и меняется в зависимости от выполняемой задачи (алгоритма). Системы с реконфигурируемой архитектурой, в отличие от традиционных систем, реализуют не микропрограммную, а аппаратную реализацию алгоритмов на вентиляльном уровне. При этом логическая структура реконфигурируемого устройства может динамически меняться как при подготовке к решению задачи, так и в ходе вычислительного процесса.

В настоящее время *FPGA* используются в качестве сопроцессоров, в которых выполняется небольшая часть приложений, занимающая больше всего времени: 10% кода, выполнение которого занимает 90% общего времени. *FPGA* позволяют достичь этого за счет использования аппаратной реализации вычислений, хотя имеются ограничения, накладываемые текущей архитектурой *FPGA* и общей пропускной способностью системы по передаче данных.

Реконфигурируемые устройства в виде плат сопроцессоров для задач цифровой обработки сигналов и моделирования специализированных устройств разработаны фирмами *Annapolis Micro Systems*, *Nallatech* и др. В то же время на базе кристаллов *FPGA* разрабатываются компьютерные системы класса суперкомпьютеров, в которых кристаллы изменяют свою структуру и функции непрерывно для решения многочисленных вычислительных задач в режиме реального времени. Например, компании *Cray*, *SGI*, *SRC* и *Linux Networx* активно используют ускорители вычислений на базе *FPGA*. Такими устройствами снабжены суперкомпьютеры *Cray XT5 (Jaguar и Kraken XT5)* и *SGI Altix (Pleiades)*, которые занимают второе, шестое и четвертое места в мировом рейтинге суперкомпьютеров *TOP500* (июнь 2009г. [5]). В современных параллельных архитектурах *SRC-6* и *SRC-7* компании *SRC Computers* используется матричный переключатель, служащий для повышения уровня масштабируемости.

Компания *Linux Networx* фокусируется на разработке плат акселераторов и их соединении с узлами персональных компьютеров для создания кластеров.

Таким образом, реконфигурируемые аппаратные средства становятся реальной и быстро развивающейся областью высокопроизводительных вычислений систем (*High Performance Computing, HPC*). Процедура реконфигурации *FPGA*, составляющих основу реконфигурируемых компьютеров, может быть реализован при наличии соответствующих файлов конфигурации, полученных в процессе создания проекта с помощью САПР.

При разработке новой компьютерной архитектуры очень сложно синхронизировать работу проектировщиков аппаратуры и программного обеспечения. Решению этой проблемы поможет научная программа *RAMP (Research Accelerator for Multiple Processors)*. Идея этой научной программы заключается в том, чтобы построить лабораторный компьютер на базе *FPGA*, которые можно реконфигурировать, имитируя работу разных процессоров.

Элементная база реконфигурируемых компьютеров

В качестве элементной базы реконфигурируемых компьютеров используются кристаллы *FPGA* – программируемые логические интегральные схемы, которые совмещают регулярность структуры полупроводникового запоминающего устройства с универсальностью микропроцессора, что позволяет программно формировать внутренний специализированный процессор. *Конфигурация* – определенная совокупность аппаратных средств и соединений между ними, которая реализует заданный алгоритм функционирования в течении определенного периода времени. *Реконфигурируемость* – свойство системы переопределять совокупность аппаратных средств, а также типов реализуемых функций, и соединений между ними в соответствии с необходимым алгоритмом функционирования. *Файл конфигурации* – программный файл, сформированный

рованний с помощью САПР для конкретного типа кристалла ПЛИС, предназначенный для создания необходимой конфигурации в кристалле ПЛИС. Главный эффект от применения *FPGA* традиционно связывался при этом с ускорением цикла проектирования новых изделий; расширением функций и снижением аппаратных затрат.

Архитектура *FPGA* в общем случае представляет собой матрицу логических ячеек (*Configurable Logic Blocks, CLB*), окруженную периферийными ячейками – *Input/Output Blocks (IOB)*, а также может включать в свой состав *hard core*: встроенные микропроцессоры *PPC (PowerPC)*, блоки статической памяти (*Block RAM*), модули цифровой обработки сигналов *DSP (Digital Signal Processing)*, высокоскоростные приемо-передатчики *MGT (Rocket IO GTP/GTX transceivers)*. Каждый *CLB* содержит комбинационную логическую часть, запоминающий элемент и внутренние блоки управления и трассировки. Основой комбинационной части *CLB* является быстродействующее статическое *CMOS RAM* и для реализации произвольных булевых функций используется технология просмотрных таблиц *Look-Up-Table (LUT)*, причем задержка распространения сигнала через комбинационный блок независима от генерируемой функции. Программируемые межсоединения обеспечивают все связи внутри кристалла, а блоки *IOB* – интерфейс между контактами кристалла и его внутренними компонентами.

Кроме базовых кристаллов *FPGA* предлагаются программируемые с помощью маски интегральные схемы с “жесткими” связями – *hardwire*. Такие кристаллы, называемые также *EasyPath FPGA*, изготавливаются с использованием проектных файлов, полученных при разработке проекта для *FPGA*, что гарантирует полную функциональную и конструктивную совместимость и взаимозаменяемость *EasyPath* со стандартными *FPGA*. Проект, реализованный в *FPGA*, верифицируется в целевой системе и затем пере-

носится в *EasyPath*. Таким образом, *EasyPath* целесообразно использовать при изготовлении мелкотиражных проектов, что обеспечивает низкую стоимость каждого кристалла при значительном уменьшении времени проектирования и изготовления.

Для конфигурирования современных кристаллов серий *Virtex-4,5,6*, которые требуют значительного объема памяти для хранения файла конфигурации (например, для кристалла *XC6VLX760* – порядка 185Мб), разработаны новые кристаллы *Platform Flash PROM – XCFxxS* (последовательного типа), *XCFxxP* (параллельного типа, 8 бит) с емкостью памяти от 1 до 32Мб и *XCF128X* (параллельного типа, 16 бит) с емкостью памяти до 128Мб. Кристалл *XCF128X* может конфигурировать кристаллы *Virtex*, используя любой из следующих типов конфигурации: *Master BPI-Up* (248Мб/сек), *Slave-SelectMAP* (800Мб/сек) или *Master-SelectMAP* (112Мб/сек).

Архитектура и структура реконфигурируемых компьютеров

Типовая реконфигурируемая компьютерная система состоит, как правило, из 2-х частей: постоянной (или «фиксированной») части *F* – *Host*-компьютера и переменной части *V* – реконфигурируемой подсистемы (РПС), которые можно объединять в различные конфигурации. Архитектура реконфигурируемых систем зависит от мощностей множеств алгоритмов: (N_F), выполняемых на оборудовании *F*, и (N_V), выполняемых на оборудовании *V*.

РПС подсоединяется к *Host*-компьютеру через одну из стандартных шин, наиболее распространенные сегодня варианты подключения реализуются через шины *PCI-Express* и *USB*. Современную РПС можно представить в виде одной или нескольких плат сопроцессоров (акселераторов), которые включаются в состав базового компьютера (либо используются в автономном режиме). При этом выполнение некоторых задач, требующих больших временных затрат, воз-

лагается на сопроцессор, что позволяет разгрузить центральный процессор и повысить быстродействие системы в целом.

Базовые платы РПС. Базовые платы РПС, зачастую называемые несущими (*Carrier*) платами, в минимальной конфигурации представляют собой печатную плату с размещенными на ней одним или несколькими пользовательскими кристаллами *FPGA* и одним или несколькими разъемами для подключения внешних устройств (плат расширения).

Благодаря мощности и гибкости РМС модулей, последние находят широкое применение в устройствах, использующих стандарт *VME*. Также имеется возможность создания замкнутых систем для специальных приложений путем выбора соответствующих РМС модулей и соединения их с *VME* платой. В базовых *VME* платах имеется мост *VME-PCI*, с помощью которого реализуется согласование такой платы с модулями расширения. Базовые платы РПС используют также интерфейс *СМС* (*Common Mezzanine Card*) для подключения модулей расширения.

Платы (модули) расширения для базовых плат РПС. Платы (модули) расширения подключаются к базовым платам через соответствующие разъемы. К модулям расширения относятся:

- платы расширения или РМС, которые подключаются к локальной шине базовой платы РПС;

- модули *DIME* (*DSP and Image processing Module for Enhanced FPGAs*);

- платы ввода-вывода (включая *WSDP*, волоконно-оптические *Quad GLink*, *FPDP* и *A/D* платы).

Очевидно, сегодня представляется затруднительным предложить общую методологию разработки оптимального метода решения произвольной задачи в произвольной предметной области на основе *HPRC*. Более реалистичным на настоящем этапе развития технологии реконфигурируемого компьютеринга представляется создание хорошо структурированной библиотеки методов и соответствующих

архитектур проектируемой вычислительной системы, хранимых в виде программных файлов во внешней памяти базовой вычислительной подсистемы, и выбор подходящей пары (метод – архитектура) для конкретной проблемной ситуации. Сама задача синтеза оптимальной структурной реализации заданного метода сводится к задаче оптимального выбора на предварительно сформированном (и постоянно расширяемом) множестве решений. Этот процесс можно достаточно строго формализовать и свести его к постановке задачи дискретного программирования, методы решения которых достаточно хорошо проработаны.

Выводы

Выполнен анализ процесса эволюции технологии реконфигурируемого компьютеринга. Современные кристаллы *FPGA* серий *Virtex* фирмы *Xilinx* позволяют реализовать проекты высокой сложности за короткий промежуток времени, а в случае небольшого тиража – применение кристаллов *EasyPath FPGA* позволяет уменьшить стоимость готового изделия на 30-70%.

FPGA в качестве акселераторов находят все более широкое применение не только для встраиваемых систем, но используются также в составе суперкомпьютеров всемирно известных компаний *Cray*, *SGI*, *SRC* и *Linux Networx*.

Список литературы

1. *Estrin G.* Organization of computer system: the fixed plus variable structure computer // Proc. Western Joint Computer Conf. – 1960. – N5. – P. 33–40.
2. Available at <http://www.xilinx.com>.
3. *Palagin A.V., Опанасенко V.N.* Reconfigurable computing technology // Cybernetics and Systems Analysis. Springer New York. – 2007, Vol. 43, N.5. – P. 675–686.
4. *Палагин А.В., Опанасенко В.Н.* Реконфигурируемые вычислительные системы. – К.: Просвіта, 2006. – 295 с.
5. Available at <http://www.top500.org>.