УДК 004.2 (045)

Гуменюк В. А., канд. техн. наук

СИНТЕЗ ОДНОСТУПЕНЧАТЫХ СХЕМ ВЫДАЧИ РЕЗУЛЬТАТА ОПЕРАЦИИ В НЕДВОИЧНЫХ СУММАТОРАХ

Институт компьютерных технологий Национального авиационного университета

Предлагается использовать одноступенчатую выходную матрицу и, в определенных случаях, блок коммутации. Описан способ составления матриц в котором учитываются особенности принятого алфавита.

Известные сумматоры, работающие в коде "M из N" (где M>1) при основании счисления больше 2, содержат двухступенчатые схемы выдачи результата операции. С целью повышения быстродействия и степени регулярности структуры (важным требованием интегральной технологии) устройств такого типа рассмотрим возможность построения одноступенчатой схемы выдачи суммы, с учетом переноса из младших разрядов сумматора.

При исследовании причин возникновения и существования одной из наиболее острых проблем вычислительной техники – проблемы автоматического контроля ЭВМ было установлено [1], что альтернативным традиционному двоичному представлению информации в ЭВМ следует считать такое, при котором все цифры основания p системы счисления из множества $p\ \geq 2$ представлены независимыми элементами типа триггера.

Целесообразно использовать представление информации в ЭВМ кодом "M из N" (где N – количество позиций в кодовой комбинации, представляющей цифру; M – количество "единиц" в этой комбинации. Количество таких комбинация при фиксированных значениях M и N определяется по формуле

$$K = C_N^M = N!/[(N-M)!M!].$$

С увеличением к расширяются возможности выбора больших значений основания что способствует повышению быстродействия недвоичных операционных устройств [2, 3]. При фиксированных значениях N, определяющих аппаратурные затраты при реализации регистровой части и памяти ЭВМ, максимальные значения к соответствуют кодам, параметры которых удовлетворяют условию M= [N/2], где численное значение в скобках округляется до ближайшего целого числа. Однако при M>1 значительно возрастает сложность не двоичных операционных устройств при снижении их быстродействия примерно вдвое по сравнению с аналогичными устройствами, работающими в позиционном кеде (M=1, N=p). Одной из причин является необходимость использования двухступенчатой схемы выдачи результата операции.

В данной работе предлагаются способы повышения быстродействия недвоичного сумматора и увеличения регулярности его структуры в соответствии с требованиями интегральной технологии. Решается задача построения одноступенчатой схемы выдачи суммы с учетом переносов из младшего разряда полноразрядного устройства.

Рассмотрим особенности составления алфавитов (соответствия между кодовыми комбинациями и цифрами, принадлежащими данному основанию p) в коде "M из N".

Каждому коду с фиксированными параметрами соответствует множество возможных алфавитов:

$$A = \left(C_N^M\right\}$$

Из множества A выделим подмножество $A_{\min}$ алфавитов, в которых сумма расстояний Хемминга, определяемых для всех пар кодовых слов, соответствующих соседним цифрам основания p для выбранного алфавита $\sum_{i=0}^{p-1} W_{Hi}$ имеет минимальное значение. В таких алфавитах при переходе к следующей цифре в соответствующих им кодовых комбинациях происходит изменение расположения только одной "единицы", то есть $W_н$=2. В этом случае

$$\sum_{i=0}^{p-1} W_{Hi} = 2p.$$

Из множества A выделим такое подмножество алфавитов $A_{\max}$, в которых $\sum_{i=0}^{p-1} W_{Hi}$ имеет максимальное значение и определяется как:

$$\sum_{i=0}^{p-1} W_{Hi} = 2Mp, M < [N/2];$$

$$\sum_{i=0}^{p-1} W_{Hi} \approx (N-1)p, M = [N/2];$$

$$\sum_{i=0}^{p-1} W_{Hi} = 2(N-M)p, M > [N/2].$$

Пример. Код "2 из 4", $C_4^2 = 6$. Примем $p = 6$.

Находим минимальное значение суммы расстояний W_{Hi}:

$$\sum_{i=0}^{p-1} W_{Hi} = 2p = 12. \qquad (1)$$

Находим максимальное значение суммы расстояния W_{Hi}:

$$\sum_{i=0}^{p-1} W_{Hi} = (N-1)p = 18, \text{ так как}$$

$$M = [N/2]. \qquad (2)$$

Результаты вычислений по формулам (1, 2) совпадает со значениями, полученными подсчетом $\sum_{i=0}^{p-1} W_{Hi}$ помощью соответственно табл. 1, 2.

Таблица 1. Минимальная сумма

ЦИФРА	№ позиции				W_{Hi}	W_H (0;5)
	3	2	1	0		
0	0	0	1	1		
					2	
1	0	1	0	1		
					2	
2	1	0	0	1		2
					2	
3	1	0	1	0		
					2	
4	1	1	0	0		
					2	
5	0	1	1	0		
$\sum_{i=0}^{5} W_{Hi} = 12$						

Таблица 2. Максимальная сумма

ЦИФРА	№ позиции				W_{Hi}	W_H (0;5)
	3	2	1	0		
0	0	0	1	1		
					4	
1	1	1	0	1		
					2	
2	1	0	0	1		2
					4	
3	0	1	1	0		
					2	
4	1	0	1	0		
					4	
5	0	1	0	1		
$\sum_{i=0}^{5} W_{Hi} = 18$						

Таким образом, для алфавита в коде "M из N" сумма расстояний Хемминга $\sum_{i=0}^{p-1} W_{Hi}$ находится в пределах:

$$2p \le \sum_{i=0}^{p-1} W_{Hi} \le 2Mp, \text{ при } M < [N/2];$$

$$2p \le \sum_{i=0}^{p-1} W_{Hi} \le (N-1)p, \text{ при } M = [N/2];$$

$$2p \le \sum_{i=0}^{p-1} W_{Hi} \le 2(N-M)p, \text{ при } M > [N/2].$$

В сумматорах при шифровании сигнала полусуммы в кодах "*M* из *N*" и "*M* из *N* с добавлением единицы" не учитываются особенности выбранного алфавита, которые заключаются в том, что только для некоторой части возможных алфавитов расположение всех "единиц" в кодовых комбинациях, соответствующих соседним цифрам, зависит от значения переноса из младшего разряда - при максимальном значении $\sum_{i=0}^{p-1} W_{Hi}$. Использование других алфавитов позволяет формировать часть сигналов, представляющих кодовую комбинацию суммы без учета значения переноса из младшего разряда:

$$\overset{*}{c}_k(a)\ a,\ 1/2; \qquad k = 0,1,2,...,N-1,$$

$$0 \le a \le p-1, \qquad (3)$$

где $\overset{*}{c}_k$ – сигнал, представляющий *k*-ю позицию кодовой комбинация суммы в коде "*M* из *N*" независимо от переноса из младшего разряда сумматора; $c_{a,1/2}$ – сигнал, представляющий такую *a*-ю полусумму, которой соответствует кодовая комбинация суммы "*M* из *N*" содержащая в *k*-й позиции "единицу" независимо от переноса из младшего разряда сумматора.

Остальные сигналы, представляющие кодовую комбинацию суммы, формируются в соответствии со значениями полусуммы, переноса из младшего разряда сумматора. Получаем следующие выражения для выходной части устройства:

$$c_k = \bigcup_{(m)} c_{m,1/2} z_0 \bigcup \bigcup_{(0)} c_{0,1/2} z_1,$$

где c_k – сигнал, представляющий *k*-ю позицию кодовой комбинации суммы в кода "*M* из *N*" и зависящий от переноса из младшего разряда сумматора;

$$c_k = \overset{*}{c}_k \bigcup \overset{**}{c}_k;$$

$$c_k = \bigcup_{(a)} c_{a,1/2} \bigcup \bigcup_{(m)} c_{m,1/2} z_0 \bigcup \bigcup_{(0)} c_{0,1/2} z_1.$$

Блок устройства, реализующий выражение (3), назовем блоком коммутации. Количество $K_{ком}$ элементов И блока коммутации определяется по формуле:

$$K_{ком} = p = [\sum_{i=0}^{p-1} W_{Hi} - (\sum_{i=0}^{p-1} W_{Hi})_{\min}]/2, \qquad (5)$$

где $\left(\sum_{ш=0}^{з-1} W_{Hi}\right)_{\min}$ – минимальная сумма расстояний Хэмминга, при фиксированных значениях *M*, *N* и *p*.

Блок устройства, реализующий выражение (4), представляем собой прямоугольную матрицу трехвходовых элементов И, количество K_{BM} которых определяется как

$$K_{BM} = \sum_{ш=0}^{з-1} W_{Hi}. \qquad (6)$$

Назовем такой блок выходной матрицей.

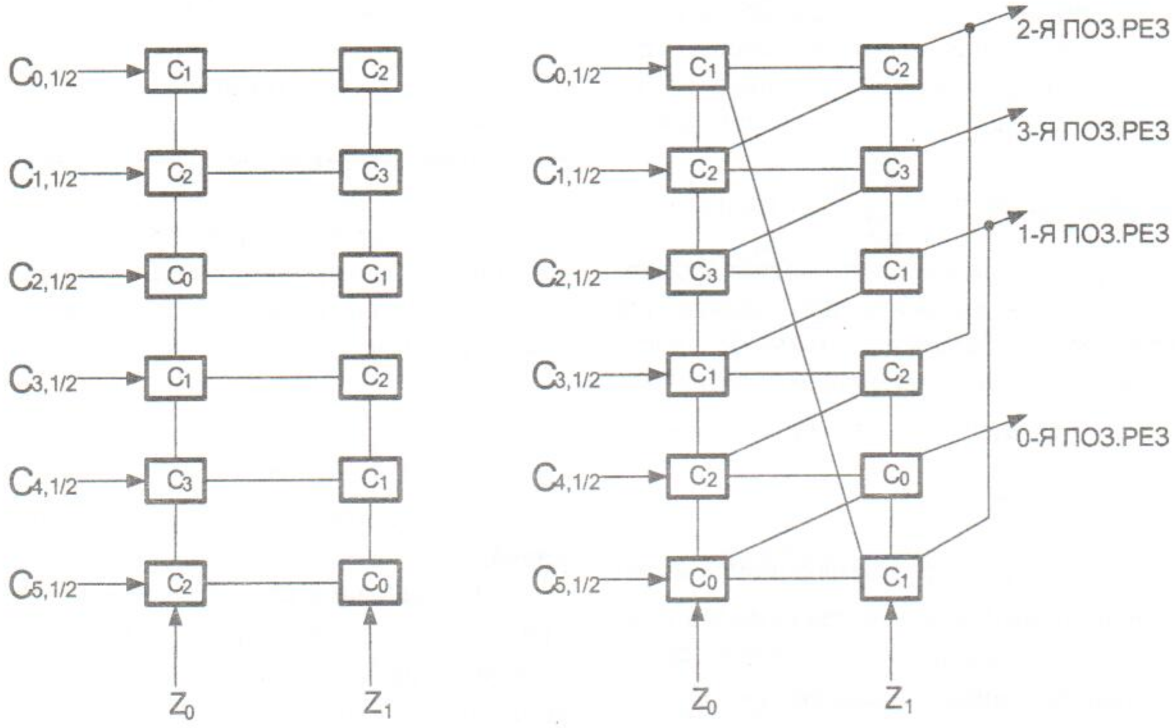
Из уравнений (5) к (6) следует, что при $M = [N/2]$ минимальному количеству элементов И выходной матрицы соответствует максимальное количество элементов И блока коммутации. При этом $K_{ком\min} = p$.

Максимальному количеству элементов И в выходной матрице соответствует минимальное количество элементов И блока коммутации. При этом $K_{ком\min} = [p/2]$.

При $M < [N/2]$ максимальное количество элементов И блока коммутации равно *p*, а минимальное – 0, то есть в том случае, когда сумма расстояний Хемминга имеет максимальное значение, необходимость в блоке коммутации отпадает.

Рассмотрим пример формирования выходной матрицы, приняв алфавит, приведенный в табл 1. На рисунке (а) изображена матрица, на координатные шины которой подаются: группа сигналов, представляющих полусуммы $c_{i,1/2}$, где $0 \le i \le -1$ групп сигналов, соответствующих переносу из младшего разряда: z_0 –

перенос 0; z_1 –перенос 1. Условные обозначения c_m, поставленные в местах пересечения координатных шин, соответствует номерам позиций кодовой комбинации суммы, в которые записываются "единицы". Для упорядочения структуры матрицы изменим порядок включения сигналов $c_{2,1/2}, c_{4,1/2}$ и $c_{5,1/2}$. В результате получим матрицу с однородными внутренними связями, представленную на рисунке (б). Поскольку сумма расстояний Хэмминга в данном случае имеет минимальное значение, то $K_{ком} = p = 6$.



а) б)

Система переключательных функций в ДНФ, согласно (3) и (4),имеет следующий вид:

$$c_0 = c_{0,1/2} \cup c_{1,1/2} \cup c_{2,1/2} z_0 \cup c_{5,1/2} z_1;$$
$$c_1 = c_{5,1/2} \cup c_{0,1/2} z_0 \cup c_{3,1/2} \cup c_{2,1/2} z_1 \cup c_{3,1/2} z_1;$$
$$c_2 = c_{4,1/2} \cup c_{1,1/2} z_0 \cup c_{5,1/2} z_0 \cup c_{0,1/2} z_1 \cup c_{3,1/2} z_1;$$
$$c_3 = c_{0,1/2} \cup c_{3,1/2} \cup c_{4,1/2} z_0 \cup c_{1,1/2} z_1.$$

Таким образом, разработан способ построения одноступенчатой схемы выдачи суммы, позволяющий повысить быстродействие недвоичного сумматора и увеличить регулярность его структуры в соответствии с требованиями интегральной технологии. Определены выражения для оценки аппаратурных затрат на реализацию этой части устройства, учитывающие особенности выбранного алфавита.

Список литературы

1. *Брюхович Е. И.* О проблеме автоматического контроля в ЭВМ и контролеспособности позиционных счислений // УСиМ, 1977. – №4. – С. 71-75.

2. *Брюхович Е. И.* Влияние позиционного представления двоичных и недвоичных цифр и величины основания счисления на быстродействие ЭВМ // УСиМ, 1978. – №2. – С. 67-72.

3. *Брюхович Е. И.* О влиянии позиционного представления цифр и основания счисления на время выполнения умножения в ЦВМ // УСиМ, 1979. – №2. – С. 65-69.