

## РАЗРЯДНО-ЛОГАРИФМИЧЕСКАЯ СИСТЕМА СЧИСЛЕНИЯ

Национальный авиационный университет

### Введение

Системы счисления являются принципиальным способом, который определяет арифметические действия, представление данных в средствах компьютерной техники [1,2].

Современное состояние представления (изображение), кодирование данных в компьютерной среде может характеризоваться как несоответствующее между теоретическими результатами и их практическим использованием. Если в теоретическом плане получен целый ряд очень эффективных решений, то на практике применяется небольшое количество кодов. Системы счисления определяют структуры данных, которые преобразуются в ЭВМ. Именно разные показатели, которые определяют эффективность процесса обработки в целом, определяют предельные условия применения некоторой системы счисления.

Например, сложность алгоритмов операций обработки и технологические проблемы реализации обусловили использование двоичной системы счисления, которое является позиционной системой.

Одной из основных тенденций в развитии средств вычислительной техники есть применения нетрадиционного кодирования-изображения данных. Например, несмотря на принципиальные отличия между непозиционным и позиционным кодированием, доказана возможность объединения этих систем в такую, которой присущи положительные признаки составляющих [1,2,3,4].

### Разрядно-логарифмическая системе счисления

Исследуя возможности применения нетрадиционных кодов для реализации

мультипликативных операций, а также общие требования к конструктивности кодирования данных (возможности выполнения операций) было предложено оригинальное кодирование данных, которое получило название *разрядно-логарифмическое* [3,4].

При конструировании систем счисления рассматриваются в первую очередь следующие вопросы [1,2,3,4]:

- диапазон представления чисел;
- единственность представления – кодовая комбинация соответствует одному и только одному числу в заданном диапазоне;
- конструктивность при выполнении операций сложения и умножения;
- операции перевода в данную систему счисления и обратно;
- перспективность в увеличении скорости выполнения операций;
- простота управления операционными устройствами, выполняющими алгоритмы обработки;
- технологичность реализуемых операций, построенных на арифметико-логическом базисе выбранной системы счисления.

По изложенным требованиям было предложена разрядно-логарифмическая система счисления [3,4].

### Определение

Разрядно-логарифмическим (РЛ) представлением (кодированием) данных называют изображение двоичного операнда в виде набора двоичных кодов ненулевых разрядов  $\{Nx_i\}$  того же операнда, каждый из которых определяется как результат вычисления логарифма от веса этого разряда:

$$x_i \rightarrow \{ Nx_i = \log_2 x_i * p^i \mid x_i \neq 0 \},$$

где  $x_i$  – ненулевой разряд,  $p$  – основание системы счисления.

Приведем основные положения РЛ представления данных [3,4]. Известно, что любое положительное число  $A$  может быть представлено в виде конечной или бесконечной дроби [1,2]:

$$A = a_m * p^m + a_{m-1} * p^{m-1} + a_{m-2} * p^{m-2} + \dots + a_1 * p^1 + a_0 * p^0 + a_{-1} * p^{-1} \dots$$

или

$$A = \sum_{i=-\infty}^m a_i * p^i,$$

где  $a_i$  – цифры числа  $A$  (набор цифр зависит от основания системы исчисления),  $p$  – основание системы исчисления,  $a_m$  – старший значащий разряд числа  $A$ . При позиционном изображении число  $A$  записывается в виде:

$$a_m a_{m-1} a_{m-2} \dots a_1 a_0 a_{-1} \dots$$

При разрядно-логарифмическом представлении каждый двоичный разряд  $a_i$ , который не равняется нулю, представляется как код  $N_i$ , который определяется как двоичный логарифм от количества, представленного этим разрядом:

$$N_i = \log_2 a_i 2^i = i (a_i \neq 0),$$

где  $N_i$  – это номер (код) ненулевого разряда.

Таким образом цифрами в такой системе счисления значения степени двойки.

Число  $A$  (числовой операнд) будет записано в виде массива двоичных кодов:

$$N_1 N_2 N_3 \dots N_i \dots$$

Например, двоичное число с фиксированной запятой

$$A = \overset{1211109876543210}{1000110100101} \overset{-1-2-3}{.101}$$

в разрядно-логарифмическом представлении будет иметь такой вид:

$$A = 12.8.7.5.2.0.-1.-3.$$

Наиболее удобной для использования разрядно-логарифмическом изображении с практической точки зрения есть структура, в которой для числа  $A$  будет указан знак этого числа, количество знача-

щих единиц и набор разрядно-логарифмических кодов. Общий вид такой структуры, следующий:

$$A \rightarrow \text{sign } A Q_A N_1 N_2 N_3 N_4 \dots N_Q,$$

где  $\text{sign } A$  – поле знака числа  $A$  (0 – положительное число; 1 – отрицательное число),  $Q_A$  – поле количества значащих единиц,  $N_1 N_2 N_3 \dots N_{Q_A}$  – поле РЛ кодов. Для приведенного выше примера число  $A$  будет записано как

$$A_{\text{РЛ}} = 0.8.12.8.7.5.2.0.-1.-3.$$

Переход от двоичной формы представления  $A$  к форме, где каждый ненулевой разряд представлен своим номером, определяется однозначно и реализуется без дополнительных функциональных преобразований – выполняется операция подстановки по каждому ненулевому разряду. Для обратного перехода в двоичное представление (двоичный код) надо применить операцию дешифровки.

Для изображения номера ненулевого  $N_i$  разряда нужно  $\lceil \log_2(n+1) \rceil$  двоичных разрядов ( $\lceil \dots \rceil$  – наиболее близкое целое), где  $n$  – разрядность операнда. В памяти ЭВМ  $n$  – разрядное число с числом значащих (ненулевых) разрядов, которое равняется  $Q$ , занимает объем  $Q * \lceil \log_2(n+1) \rceil$  бит.

Операнд  $A$  с  $Q(A)$  значащими единицами записывается (для фиксированной запятой как  $\text{sign } A, Q, \{N_i\}$ , и поскольку для записи  $N_i$  необходимо  $\lceil \log_2(n+1) \rceil$  разрядов, занимает объем

$$Q * \lceil \log_2(n+1) \rceil + \lceil \log_2 n + 1 \rceil + 1 \text{ бит.}$$

Применение РЛ кодирования позволяет построить единую структуру для плавающей запятой и фиксированной запятой. Для плавающей запятой необходимо увеличить разрядность представления (поля) каждого номера ненулевого разряда на один бит и прибавить к каждому номеру значение порядка числа, если порядок выражается показателем степени двойки.

Итак, структура обобщенного изображения для плавающей запятой и фиксированной запятой имеет вид:

Sign A	Q	$\pm N_1 \pm p$	$\pm N_2 \pm p$	...	...	$\pm N_Q \pm p$
--------	---	-----------------	-----------------	-----	-----	-----------------

где  $p$  – порядок числа.

Для естественной запятой применима такая же структура. Таким образом

при использовании РЛ кодирования данные – числовые операнды (целые, дроби, смешанные) – имеют одну структуру представления.

Множество чисел, изображенных в разрядно-логарифмическом коде, РЛ имеет следующие свойства:

- разрядно-логарифмическое кодирование (изображение) есть ограниченное подмножество рациональных чисел;
- множество РЛ кодов симметрично относительно числа нуль;
- элементы РЛ распределены равномерно на действительной прямой – важный фактор повышения точности представления данных.

Надо отдельно отметить *представление числа нуль* при разрядно-логарифмическом кодировании. В структуре РЛ кодов применяется показатель количества значащих разрядов в каждом операнде  $Q$ . Если операнд нулевой (т.е. нуль), то такой показатель  $Q$  равняется нулю  $Q = 0$  – операнд не имеет значащих разрядов. Такое представление нуля в компьютерной среде является наиболее точным, так как отвечает физическому трактованию нулевого значения, а не математической модели, которая принята в разных ЭВМ.

Таким образом, в компьютерной среде каждое разрядно-логарифмическое изображение числа есть одномерный массив. Такой массив программируется с элементами типа „ЦЕЛОЕ”, так как номера позиций ненулевых разрядов являются целыми числами.

Разрядно-логарифмическое кодирование (изображение) является иерархической системой с алфавитом (носителем), который совпадает с алфавитом двоичной системы. Функция отображения при этом является логарифмической функцией, областью определения которой есть ненулевые разряды операндов

$$\beta_s: A_2 \rightarrow A^{pL}, \quad \beta_s = \log_2 a_i p^i.$$

Числовой диапазон при разрядно-логарифмическом представлении (кодировании) значительно расширяется – диапазон представления чисел увеличивается на несколько порядков в соответствии с размерами разрядной сетки используемого компьютера или компьютерной среды [11-13]. Это связано с тем, что в разрядной сетке компьютера будет представляться не самое число  $A$ , а наборы кодов  $N_i$ , которые количественно совпадают (равны) со степенями двойки значащих единиц в двоичной форме числа  $A$ . Указанные элементы  $N_i$  составляют РЛ форму числа, а для их представления используется машинная разрядная сетка.

Так при традиционном подходе при  $n$ -разрядной сетке максимальное целое знаковое число можно записать как

$$A_{\max} = 2^{n-1} - 1,$$

а при РЛ кодировании:

$$A_{\max RL} = 2^{mm} - 1,$$

где  $mm=2^{n-1} - 1$  (один разряд выделяется для знака двоичного числа).

В таблице 1 продемонстрированная зависимость диапазона двоичного представления чисел, диапазона РЛ представление и разрядности РЛ чисел от разрядности компьютера.

Таблица 1

Сравнительная характеристика двоичного и РЛ представлений по диапазону данных

Разрядность двоичного кода	Диапазон двоичных чисел	Разрядность РЛ кода	Диапазон РЛ чисел
4	$2^{+3} \leq A \leq 2^{-3}$	16	$2^{+7} \leq A \leq 2^{-7}$
8	$2^{+7} \leq A \leq 2^{-7}$	256	$2^{+127} \leq A \leq 2^{-127}$
16	$2^{+15} \leq A \leq 2^{-15}$	65536	$2^{+32767} \leq A \leq 2^{-32767}$
32	$2^{+31} \leq A \leq 2^{-31}$	4294967296	$2^{+2147483647} \leq A \leq 2^{-2147483647}$

### Основные правила разрядно-логарифмической арифметики

Способ представления чисел определяет правила и алгоритмы выполнения операций над ними. Основные правила выполнения разрядных операций приведены в таблице 2 [3,4].

Для организации обработки данных в РЛ представлении нужно учитывать, что код ненулевого разряда (номер позиции ненулевого разряда) равен логарифму от веса, который определяется этим разрядом. Такое представление позволяет свести мультипликативные операции к реализации операции сложения-вычитания. Например, произведение двух чисел при РЛ представлении реализуется как процедура поэлементного сложения двух векто-

ров [3,4]. Замена умножения-деления сложением-вычитанием при реализации мультипликативных операций уменьшает аппаратные затраты в операционных структурах и упрощает организацию таких структур.

Следует отметить реализацию операции сдвига на произвольное количество разрядов. В существующих компьютерах такую операцию тяжело реализовать за минимальное количество тактов из-за ограниченности аппаратных ресурсов. При разрядно-логарифмическом представлении сдвиг на  $k$ -разрядов выполняется увеличением на константу сдвига каждого ненулевого разряда операнда при сдвиге влево, и уменьшением на константу сдвига тех же разрядов операнда при сдвиге вправо [3,4].

Таблица 2

Правила выполнения разрядных операций в РЛ представлении

Операция	Правила выполнения операции
Сложение	1) $N_i + N_k = N_i \cdot N_k$ , если $N_i > N_k$ ; 2) $N_i + N_k = N_i + 1$ , если $N_i = N_k$ ;
Вычитание	1) $N_i - N_k = N_{i-1} \cdot N_{i-2} \dots N_k$ , если $N_i > N_k$ ; 2) $N_i - N_k = 0$ , если $N_i = N_k$ ;
Умножение	$N_i * N_k = N_i + N_k$ ;
Сдвиг числа на $m$ разрядов влево	$N_1 \cdot N_2 \dots N_n \rightarrow (N_1 + m)(N_2 + m) \dots (N_n + m)$ ;
Логическое И	1) $N_i * N_k = 0$ , если $N_i \neq N_k$ ; 2) $N_i * N_k = N_i$ , если $N_i = N_k$ ;
Логическое ИЛИ	1) $N_i \vee N_k = N_i$ , если $N_i = N_k$ ; 2) $N_i \vee N_k = N_i \cdot N_k$ , если $N_i \neq N_k$ ;

где  $N_i, N_k$  – ненулевые разряды операндов.

Организация обработки данных в РЛ представлении основана на применении алгоритмов целочисленной арифметики [3,4]. В программной модели реализации РЛ арифметики структура данных представляет собой одномерный массив целых чисел со знаком

Арифметические операции над РЛ данными в виде массивов могут быть реализованные через следующие базовые процедуры:

- объединение структур данных;
- сравнение структур данных;
- сложение и вычитание определенных элементов структур данных;
- сортировка структур данных;

- приведение подобных элементов в структурах данных.

Рассмотрим алгоритмы выполнения арифметических операций над данными в РЛ представлении.

**Аддитивные** операции (сложения – вычитания) выполняются в соответствии с указанными процедурами [3,4]. Результат – разрядно-логарифмический операнд с упорядоченным массивом кодов.

**Мультипликативные** операции также выполняются по законам одноразрядной обработки. Умножение как поэлементное сложение векторов – каждый с каждым.

При делении применяется новое свойство – «автоматическое» определение пробной цифры частного как разности кода старшей единицы делимого-остатка и старшей единицы делителя [3,4].

Конструктивность разрядно-логарифмической системы счисления определила новые алгоритмы вычисления степени и извлечения корня, которые на порядки быстрее по асимптотической сложности известных решений.

**Исследована ассоциативная обработка** для РЛ данных. Показана эффективность базовых операций на массивах различной размерности.

Также исследовано применение разрядно-логарифмической системы для вычислений, которые критичны к диапазону данных – систем с большими и малыми коэффициентами.

**Ценные дроби** являются широко распространенным математическим аппаратом, с помощью которого решается множество задач вычислительной математики, реализуются исследования в фундаментальных и прикладных науках [3,4]. Разрядно-логарифмическое представление данных и арифметико-алгоритмический базис, который построен на базе такого представленные являются достаточно точным аппаратом для реализации вычислений цепных дробей.

Достигается такой результат обеспечением необходимого диапазона вычисле-

ний, который возможно достичь при использовании РЛ кодирования. Другими словами, точность вычисления в звеньях, базовых конструкциях дроби, которые в основном реализуется через деление, является управляемым процессом по точности при применении разрядно-логарифмических кодов.

Такая возможность обеспечивает не только точное вычисление цепных дробей, а является основанием для высокопроизводительных, высокоскоростных вычислений таких цепных алгоритмов. Возможно также использование структуры для цепных дробей в качестве основной структуры процессора.

**Сжатие данных** на основе кодирования значащих разрядов также является примером рассматриваемого кодирования. Одно из основных свойств разрядно-логарифмического представления есть кодирование только ненулевых разрядов – значащих единиц. Исследован подход кодирования массивов данных в компьютерной среде, который предусматривает кодирование только значащих единиц, что обеспечивает меньший объем данных при хранении и передаче. Структура данных относительно разрядной сетки с разрядно-логарифмическими данными допускает также использование этой же разрядной сетки для кодирования в других, чем упоминавшаяся систем счисления. Например, гипотетическая разрядная сетка может включать группы кодов, которые построены на разных системах исчисления. Цель разработки такой структуры данных состоит в расширении диапазона представления числовых данных. Для построения такой структуры возможно использования систем счисления с одинаковым алфавитом, например двоичным, что обеспечивает возможность хранения таких структур данных в одинаковых запоминающих устройствах [3,4].

Разные структуры данных, которые применяются при обработке информации в ЭВМ возможно представить как матрично-векторные блоки, элементами в ко-

торых есть „0” или „1”. В такие структурные единицы данных возможно превратить последовательные файлы, векторные файлы, матричные файлы и прочие, более сложные структуры данных. Структурно-кодированная организация данных применима также для сокращения затрат памяти при хранении информации в ЭВМ.

Разрядно-логарифмические структуры данных определяются варьируемым параметром количества значащих единиц, что позволяет применять *адаптивные по разрядности* как данные, так и алгоритмы, улучшающие точность обработки.

### **Выводы**

Разрядно логарифмическая система счисления относится к конструктивным системам, на основе которых реализуется алгоритмический базис и компьютерная арифметика. Перспективность такого базиса определяется увеличением диапазона числовых данных на несколько порядков, отсутствие округления, точность представления нуля, преобразование только целых чисел в единственной форме представления, конструктивность для моделей

вычислений критичных к точности и другое. Такие свойства являются решением актуальных проблем, присущих стандарту IEEE 754 и его модификациям, а следовательно, существует возможность перехода на новый стандарт вычислений на основе разрядно-логарифмической системы счисления.

### **Литература**

1. *Амербаев В.М.* Теоретические основы машинной арифметики. / В.М. Амербаев. – Алма-Ата: Наука, 1976. – 323 с.
2. *Акушский И.А., Юдицкий Д.И.* Машинная арифметика в остаточных классах. / И.А. Акушский, Д.И. Юдицкий. – Москва: Советское радио, 1968. – 444 с.
3. *Гамаюн В.П.* Разрядно-логарифмическая арифметика. Методы и алгоритмы. Монография. / В.П. Гамаюн. – К.: Книжное из-во НАУ, 2007. – 272 с.
4. *Гамаюн В.П.* Моделирование багаторазрядных компьютерных систем: Навч. посібник. / В.П. Гамаюн. – К.: Книжкове вид-во НАУ, 2007. – 112 с.

## **Гамаюн В.П.**

### **РОЗРЯДНО-ЛОГАРИФМІЧНА СИСТЕМА ЧИСЛЕННЯ**

*Системи числення є основою арифметико-логічного базису комп'ютерних засобів та систем. Організація обчислювального процесу та архітектура, головні характеристики по продуктивності та точності, технологічність реалізації також визначаються системою числення. Положення двійкової системи числення реалізовані у стандарті IEEE 754, по якому здійснюється комп'ютерна обробка даних.*

*У статті розглянуто пропозицію побудови арифметико-логічних основ комп'ютерної обробки на положеннях розрядно-логарифмічної системи числення. Така система числення є розвитком двійкової системи: кожен значущий розряд операнду кодується значенням, що дорівнює логарифму від ваги цього розряду. Значення логарифму дозволяє побудувати ефективні мультиплікативні алгоритми, а також адитивні алгоритми з базовими процедурами порівняння та сортування.*

*Діапазон даних у розрядно-логарифмічній формі на порядки перевищує дані у двійковій формі, що забезпечує точність обробки. На такій системі числення будується єдина форма представлення як масиву цілих чисел, який замінює плаваючу, фіксовану та природню форми.*

*Архітектура на основі запропонованої системи має традиційні операційні вузли, система пам'яті теж не має особливих ознак. Основна структура операнду – масив цілих чисел. Поле кількості значущих одиниць є характеристикою у структурах даних, бо реалізує точне значення нуля, що підвищує якість обробки у комп'ютерах. Враховуючи позитивні характеристики комп'ютерної обробки при застосування розрядно-логарифмічної системи числення запропоновано замінити стандарт IEEE 754.*

**Ключові слова:** розрядно- логарифмічна система числення, точний нуль, значущий розряд, заміна стандарту IEEE 754, поле значущих одиниць.

**Gamayun V.P.**

## **BIT-LOGARITHMIC NUMBER SYSTEM**

*Coding is base of arithmetic-logical for computer and systems. The organization of computing processing and architecture, main characteristic on accuracy and velocity, technology realization are determinate coding too. Principle of binary coding is realization by standard IEEE 754, which is base of computing data processing.*

*The article considers the proposal to build arithmetic-logical system computer processing as principle bit –logarithmic coding. This coding is evolution binary coding: one non-zero bit of operand equal logarithm of weight of this bit Logarithm magnitude is resolving to build effective multiply algorithms and additional algorithms with base procedure sorting and compare.*

*For high-precision processing bit-logarithmic coding is improving as binary system. The hole form on bit-logarithmic coding as massive of numbers whole numbers digits is substitution for fixed, float-pointed form.*

*The architecture on bit- logarithmic coding suggested have traditional operation slots and memory system. The basic structure of operands is massive the whole numbers. The field of quantity of non- zero bit is characteristic of structure data for high- accuracy zero in improving computing processing. Due to positive results of computing processing on base bit-logarithmic coding is suggested to substitute standard IEEE 754.*

**Keywords:** *bit-logarithmic coding, high- accuracy zero, non-zero bit, substitute standard IEEE 754, the field of quantity of non- zero bit.*

**Гамаюн В.П.**

## **РАЗРЯДНО-ЛОГАРИФМИЧЕСКАЯ СИСТЕМЫ СЧИСЛЕНИЯ**

*Системы счисления являются основой арифметико-логической основы компьютерных инструментов и систем. Организация вычислительного процесса и архитектуры, главные герои-соединения по производительности и точности, технологии реализации также определяются системой исчисления. Позиции двоичной системы многочисленны реализованы в государственном дартс IEEE 754, на котором осуществляется обработка компьютерных данных.*

*В статье обсуждается предложение о создании арифметических и логических основ компьютерной обработки по положениям бит-логарифмической исчисления системы. Система исчисления Та-ка является развитием двоичной системы: каждый значительный разряд операнда кодируется значением, равным логарифму от веса этой категории. Значение  $\log_{a-fm}$  позволяет создавать эффективные алгоритмы мультфильмов, а также аддитивные алгоритмы с основными процедурами сравнения и сортировки.*

*Диапазон данных в бит-логарифмической форме превышает данные в двоичной форме, что обеспечивает точность обработки. На такой системе исчисление создает единую форму представления в виде массива целых, который заменяет плавающие, фиксированные и естественные формы.*

*Архитектура, основанная на предлагаемой системе, имеет традиционные операционные узлы, система памяти также не имеет специальных функций. Основной структурой операнда является множество целых. Область количества значительных единиц характерна в структурах данных, так как реализует точное значение нуля, что улучшает качество обработки в компьютерах. Учитывая положительные характеристики компьютерной обработки при применении бит-логарифмической исчисления, предлагается заменить стандарт IEEE 754.*

**Ключевые слова:** *бит-логарифмическая система исчисления, точный ноль, значительный разряд, замена стандарта IEEE 754, поле значительных единиц.*